

KUPNÍ SMLOUVA

Níže uvedeného dne, měsíce a roku smluvní strany:

Univerzita Pardubice

Právní forma: veřejná vysoká škola zřízená zákonem
 Se sídlem: Studentská 95, 532 10 Pardubice
 Zastoupená: prof. Ing. Liborem Čapkem, Ph.D., rektorem
 IČO: 00216275
 DIČ: CZ00216275
 Bankovní spojení: Komerční banka, a.s., pobočka Pardubice
 Číslo účtu: 37030561/0100
 Kontaktní osoba: [REDACTED]

(dále jen „kupující“)

a

MICRONIX, spol. s r.o.

Se sídlem: Praha 4, Antala Staška 1076/33a, PSČ 14000
 Zapsaná: v obchodním rejstříku vedeném Městským soudem v Praze
 oddíl C, vložka 17675
 Zastoupená: [REDACTED], jednatelem
 IČO: 48584118
 DIČ: CZ48584118
 Bankovní spojení: Commerzbank
 Číslo účtu: [REDACTED]
 Kontaktní osoba: [REDACTED]

(dále jen „prodávající“)

uzavřely dle § 2079 a násl. zákona č. 89/2012 Sb., občanský zákoník, ve znění pozdějších předpisů (dále jen „OZ“) v rámci projektu „Rozvoj infrastrukturního zázemí na Univerzitě Pardubice (INFRA III)“, CZ.02.02.01/00/23_023/0009087, tuto kupní smlouvu (dále jen „smlouva“):

I. Předmět smlouvy

1. Prodávající se zavazuje na základě své nabídky ze dne 26. 11. 2025 k veřejné zakázce s názvem „**Dodávka elektro-vybavení do laboratoří – 2. část: Osciloskopy**“ (dále jen „Veřejná zakázka“), zadávané v souladu s § 31 zákona č. 134/2016 Sb., o zadávání veřejných zakázek, ve znění pozdějších předpisů (dále jen „ZZVZ“), dodat kupujícímu v rozsahu a za podmínek stanovených touto smlouvou soubory laboratorního vybavení včetně příslušenství a nezbytné dokumentace (dále jen „zboží“) a převést na kupujícího vlastnické právo k tomuto zboží. Zboží



Spolufinancováno
Evropskou unií



je podrobně specifikováno v příloze č. 1 této smlouvy – „Specifikace zboží“.

2. Zboží musí být nové, nepoužité, plně funkční, nerenovované, kompletní a v souladu se specifikací uvedenou v příloze č. 1 této smlouvy tak, aby bylo možné jeho plné využití.
3. Prodávající je povinen zboží dodat do místa plnění dle čl. III. odst. 1. této smlouvy v originálních obalech výrobce zboží ve sjednaném množství, jakosti, provedení a čase.
4. V případě, že je součástí zboží zároveň software, zavazuje se prodávající zajistit, aby bylo kupujícímu poskytnuto právo k užití softwaru v souladu se zákonem č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů a nebyla užitím softwaru kupujícím dotčena práva třetích osob.
5. Prodávající je povinen při předání zboží dle čl. IV. této smlouvy předat kupujícímu prohlášení o záruce, resp. záruční list na zboží, technickou dokumentaci, uživatelské příručky a veškerou další dokumentaci potřebnou k provozování zboží v českém jazyce nebo anglickém jazyce. Dále je prodávající povinen na vyžádání kupujícímu doložit potvrzení od výrobce, že dodávané zboží je určeno pro evropský trh.
6. Kupující se zavazuje zboží převzít a zaplatit prodávajícímu dohodnutou kupní cenu dle čl. II. odst. 1. této smlouvy.

II. Kupní cena

1. Smluvní strany se ve smyslu zákona č. 526/1990 Sb., o cenách, ve znění pozdějších předpisů, dohodly na této kupní ceně zboží:

Sjednaná kupní cena zboží:

Cena bez DPH

262 405,- Kč

2. Sjednaná kupní cena uvedená v odst. 1. tohoto článku je uvedena bez DPH. K ceně bez DPH bude vyčísleno DPH v sazbě platné ke dni uskutečnění zdanitelného plnění dle zákona č. 235/2004 Sb., o dani z přidané hodnoty, ve znění pozdějších předpisů (dále jen „ZDPH“).
3. Sjednaná kupní cena uvedená v odst. 1. tohoto článku je cena nejvýše přípustná a neměnná po celou dobu účinnosti této smlouvy. Ve sjednané kupní ceně jsou zahrnuty veškeré náklady prodávajícího spojené s plněním povinností dle této smlouvy (např. náklady na balné, skladné, dopravu, pojištění, aj.). Prodávající není oprávněn účtovat žádné další částky v souvislosti s plněním dle této smlouvy.

III. Místo a doba plnění

1. Místem plnění pro dodání zboží je objekt kupujícího, a to Fakulta elektrotechniky a informatiky, Katedra elektroniky a rádiových systémů, 2. patro, na adrese nám. Čs. legií 565, Pardubice. Osobou, kterou kupující pověřil k převzetí zboží, je kontaktní osoba uvedená v úvodních ustanoveních této smlouvy (dále jen „příjemce“), popř. jiná, kupujícím pověřená osoba.



**Spolufinancováno
Evropskou unií**

**MS
MT**
MINISTERSTVO ŠKOLSTVÍ,
MLÁDEŽE A TĚLOVÝCHOVY

2. Prodávající je povinen řádně dodat kupujícímu zboží do místa plnění v rozsahu dle čl. I. této smlouvy, a to nejpozději do 5 týdnů ode dne podpisu této smlouvy poslední smluvní stranou.
3. Prodávající je povinen dodat kupujícímu zboží v místě plnění v pracovních dnech od 08:00 hod. do 15:00 hod., mimo tuto dobu pouze ve výjimečných případech a po předchozí dohodě s příjemcem. Dále je povinen telefonicky vyrozumět příjemce o připravenosti dodat zboží a provést jeho zprovoznění, a to nejméně 3 pracovní dny předem.

IV. Předání a převzetí zboží

1. Povinnost prodávajícího dle čl. I. této smlouvy je považována za splněnou provedením přejímky zboží příjemcem či jeho pověřeným zástupcem a prodávajícím či jeho pověřeným zástupcem v místě a době plnění dle čl. III. této smlouvy. Kupující není povinen převzít zboží, které vykazuje jakoukoliv vadu či nedodělek.
2. Přejímkou se rozumí předání zboží včetně splnění všech podmínek stanovených v čl. I. této smlouvy prodávajícím a převzetí zboží příjemcem. Zjistí-li příjemce, že zboží trpí vadami, odmítne jeho převzetí s vytčením vad. O takovém odmítnutí sepíše smluvní strany zápis. Povinnost prodávajícího dle čl. III. odst. 2. této smlouvy tím není dotčena.
3. O provedení přejímky bude prodávajícím a příjemcem sepsán přejímací protokol s uvedením data provedení přejímky. Toto datum je dnem dodání zboží, resp. souvisejících plnění v rozsahu dle čl. I. této smlouvy a je rozhodné pro splnění povinnosti prodávajícího dle čl. III. odst. 2. této smlouvy. V přejímacím protokolu prodávající zejména uvede označení smluvních stran, označení zboží, jeho množství, čitelné jméno a podpis, příjemce uvede též své čitelné jméno a podpis.
4. Svépomocný prodej dle § 2126 a násl. OZ se nepoužije.

V. Fakturační a platební podmínky

1. Právo fakturovat vzniká prodávajícímu okamžikem přejímky zboží dle čl. I. této smlouvy.
2. Prodávající je povinen, po vzniku práva fakturovat, do 15 dnů vystavit a doručit kupujícímu originál daňového dokladu (dále jen „faktura“) za řádně dodané zboží za dohodnutou smluvní cenu. Faktura bude mít náležitosti řádného účetního a daňového dokladu ve smyslu příslušných právních předpisů, zejména ZDPH. Na faktuře bude uvedeno evidenční číslo této smlouvy zaznamenané v jejím názvu. Dále bude na faktuře uvedeno číslo interní objednávky kupujícího, které kupující sdělí prodávajícímu při podpisu smlouvy. Dále bude na faktuře uvedeno, že se jedná o dodávku pro projekt „Rozvoj infrastrukturního zázemí na Univerzitě Pardubice (INFRA III)“, CZ.02.02.01/00/23_023/0009087.
3. Společně s fakturou je prodávající povinen předložit též přejímací protokol potvrzený příjemcem.



**Spolufinancováno
Evropskou unií**



4. Faktura může mít listinnou nebo elektronickou podobu. Splatnost faktury činí 30 dnů - v případě listinné podoby ode dne jejího prokazatelného doručení na adresu sídla kupujícího uvedenou v úvodních ustanoveních této smlouvy, v případě elektronické podoby ode dne jejího prokazatelného doručení na e-mailovou adresu: **fakturace@upce.cz**. Kupující tímto souhlasí s elektronickou formou fakturace ve formátu PDF a ISDOC a zavazuje se neprodleně informovat prodávajícího o jakékoliv změně e-mailové adresy pro zasílání faktur a dále se zavazuje, že zajistí řádnou funkčnost uvedené e-mailové adresy po dobu trvání této smlouvy. Jestliže bude z okolností zřejmé, že fakturu nelze na uvedenou e-mailovou adresu doručit, např. se zpráva vrátí jako nedoručitelná, bude neprodleně na adresu sídla kupujícího uvedenou v úvodních ustanoveních této smlouvy zaslána faktura v listinné podobě, přičemž však bude faktura splatná v termínu, jako by byla úspěšně doručena prostřednictvím e-mailu.
5. V případě, že faktura bude obsahovat nesprávné nebo neúplné údaje nebo k ní nebudou přiloženy požadované doklady, je kupující oprávněn vrátit ji do data její splatnosti prodávajícímu, aniž se tak dostane do prodlení se splatností. Proávající vrácenou fakturu opraví, eventuálně vyhotoví novou, bezvadnou. V takovém případě běží kupujícímu nová doba splatnosti dle odst. 4. tohoto článku ode dne doručení opravené nebo nové faktury.
6. Kupující neposkytuje zálohové platby.
7. Platby budou probíhat výhradně v Kč formou bezhotovostního převodu na účet prodávajícího uvedený v úvodních ustanoveních této smlouvy.
8. Smluvní strany se dohodly, že nastane-li v souvislosti s prodávajícím jakákoliv skutečnost, v jejímž důsledku se může vůči kupujícímu uplatnit ručení za daň odváděnou prodávajícím ve smyslu ZDPH, je kupující oprávněn nezaplatit prodávajícímu vyúčtovanou DPH a odvést ji přímo správci daně a kupující je rovněž oprávněn odstoupit od této smlouvy.
9. Proávající prohlašuje, že na sebe přebírá nebezpečí změny okolností podle § 1765 odst. 2 OZ, § 1765 odst. 1 a § 1766 OZ se tedy ve vztahu k prodávajícímu nepoužije.

VI. Práva a povinnosti smluvních stran, vlastnické právo a nebezpečí škody na zboží

1. Proávající je povinen při plnění této smlouvy postupovat s odbornou péčí, dodržovat obecně závazné právní předpisy, normy a další předpisy vztahující se k předmětu smlouvy, podmínky této smlouvy a pokyny kupujícího.
2. Kupující se zavazuje poskytnout prodávajícímu při plnění předmětu této smlouvy nezbytnou součinnost.
3. Vlastnické právo ke zboží přechází z prodávajícího na kupujícího provedením převodu zboží dle čl. IV. této smlouvy.
4. Nebezpečí škody na zboží přechází na kupujícího ve smyslu ustanovení § 2121 odst. 1 OZ provedením převodu zboží dle čl. IV. této smlouvy.



**Spolufinancováno
Evropskou unií**



VII. Záruka za jakost a reklamační podmínky

1. Prodávající poskytuje kupujícímu na zboží záruku za jakost a vlastnosti zboží, jež odpovídají předmětu a účelu této smlouvy, a to v délce trvání 24 měsíců ode dne provedení převýjímky zboží. Sjednaná záruční doba neplatí pro zboží, na které je výrobcem tohoto zboží stanovena záruční doba delší.
2. Kupující je povinen u prodávajícího písemně (tj. i elektronicky) uplatnit zjištěné vady zboží (dále jen „reklamace“ resp. „oznámení o reklamaci“) bez zbytečného odkladu poté, co je zjistil. Prodávající je povinen kupujícímu doručit písemné (tj. i elektronicky) vyjádření k reklamaci ve smyslu § 2117 OZ s odkazem na § 2173 OZ v době do 5 pracovních dnů po jejím obdržení. Pokud během této doby nebude kupujícímu doručeno písemné vyjádření prodávajícího k reklamované vadě, platí, že prodávající uznává reklamaci v plném rozsahu. I reklamace odeslaná kupujícím v poslední den záruční doby se považuje za včas uplatněnou.
3. Prodávající je povinen bezplatně odstranit reklamované vady, které uznal nebo ke kterým se nevyjádřil podle odst. 2. tohoto článku, a to nejpozději do 30 kalendářních dnů ode dne doručení oznámení o reklamaci, nedohodnou-li se obě smluvní strany jinak.
4. Kupující má právo uplatnit reklamaci i v případě, jedná-li se o vadu zboží, kterou musel s vynaložením obvyklé pozornosti poznat již při převýjmce zboží.
5. Záruční doba se automaticky prodlužuje o počet dnů uplynulých od nahlášení vady do podpisu protokolu o odstranění vady.
6. Prodávající se zavazuje, že si v záruční době nebude účtovat cestovní či jiné náklady.

VIII. Smluvní pokuty a úrok z prodlení

1. V případě prodlení prodávajícího s dodáním zboží (či jeho části) a/nebo se splněním povinnosti dle čl. I. této smlouvy ve sjednané době dle čl. III. odst. 2. této smlouvy, je kupující oprávněn požadovat po prodávajícím zaplacení smluvní pokuty ve výši 0,1 % ze sjednané kupní ceny bez DPH za každý i započatý den prodlení až do výše sjednané kupní ceny bez DPH.
2. V případě prodlení prodávajícího s odstraněním vad zboží, uplatněných v záruční době dle čl. VII. odst. 3. této smlouvy, je kupující oprávněn požadovat po prodávajícím zaplacení smluvní pokuty ve výši 500,- Kč ze sjednané kupní ceny bez DPH za každý i započatý den prodlení až do podpisu protokolu o odstranění vady.
3. V případě nedodržení termínu splatnosti faktury vystavené prodávajícím, je prodávající oprávněn požadovat po kupujícím úrok z prodlení v zákonné výši z dlužné částky za každý i započatý den prodlení s úhradou faktury.
4. Právo fakturovat a vymáhat smluvní pokutu a úrok z prodlení vzniká kupujícímu prvním dnem následujícím po marném uplynutí doby určené jako čas k plnění a prodávajícímu prvním dnem následujícím po marném uplynutí doby splatnosti faktury.



5. Smluvní pokuty a úrok z prodlení jsou splatné do 30 dnů ode dne doručení písemného oznámení o jejich uplatnění.
6. Smluvní strany se dohodly, že zaplacením smluvní pokuty není dotčeno právo na náhradu vzniklé majetkové či nemajetkové újmy v plné výši, a to tedy i ve výši přesahující vyúčtovanou, resp. uhrazenou smluvní pokutu, a rovněž není dotčeno plnit řádně povinnosti vyplývající z této smlouvy.
7. Smluvní pokutu je kupující oprávněn započíst proti částce fakturované prodávajícím s tím, že kontaktní osoba kupujícího bude o případné výši smluvní pokuty informovat elektronicky kontaktní osobu prodávajícího. Proávající podpisem této smlouvy uděluje k takovému postupu souhlas.

IX. Zvláštní ujednání

1. Proávající prohlašuje, že zboží není zatíženo právy třetích osob.
2. Proávající potvrzuje, že se plně seznámil s rozsahem a povahou dodávky týkající se předmětu výše uvedené Veřejné zakázky, a že jsou mu známy veškeré technické, kvalitativní a jiné podmínky dodávky.
3. Proávající se zavazuje zachovávat mlčenlivost ohledně všech skutečností, se kterými se seznámí při plnění této smlouvy. Tato povinnost zavazuje i zmocněnce, zaměstnance nebo jiné pomocníky prodávajícího, kteří se podílejí na plnění této smlouvy.
4. Práva a povinnosti vyplývající z této smlouvy ani celou tuto smlouvu nemůže žádná ze smluvních stran převést anebo postoupit na třetí osobu bez předchozího písemného souhlasu druhé smluvní strany.
5. Obě smluvní strany jsou povinny si bez zbytečného odkladu sdělit písemně veškeré skutečnosti, které se dotýkají změn některého z jejich základních identifikačních údajů nebo kontaktních údajů včetně právního nástupnictví.
6. Smluvní strany vylučují přijetí této smlouvy s jakoukoliv odchylkou, byť by to byla odchylka, která podstatně nemění původní podmínky. Totéž platí i pro sjednávání jakýchkoliv změn této smlouvy.
7. Ustanovení této smlouvy je třeba vykládat v souladu se zadávacími podmínkami k Veřejné zakázce, zejména podmínkami stanovenými v zadávací dokumentaci Veřejné zakázky a v souladu s nabídkou prodávajícího.
8. Kupující je oprávněn, resp. stanoví-li tak právní předpis, povinen, uzavřenou smlouvu zveřejnit v souladu s právními předpisy a prodávající s tímto souhlasí.
9. Proávající se zavazuje spolupůsobit při výkonu finanční kontroly. Podle § 2 písm. e) zákona č. 320/2001 Sb., o finanční kontrole ve veřejné správě a o změně některých zákonů (zákon o finanční kontrole), ve znění pozdějších předpisů, je prodávající osobou povinnou spolupůsobit



**Spolufinancováno
Evropskou unií**



při výkonu finanční kontroly prováděné v souvislosti s úhradou zboží z veřejných výdajů nebo z veřejné finanční podpory. Prodávající se zavazuje stejným způsobem zavázat i svoje poddodavatele.

10. Prodávající je povinen uchovávat všechny doklady a dokumenty po dobu a způsobem stanoveným platnými právními předpisy (zákon č. 563/1991 Sb., o účetnictví, ve znění pozdějších předpisů a zákon č. 499/2004 Sb., o archivnictví a spisové službě a o změně některých zákonů, ve znění pozdějších předpisů).
11. Smluvní strany se dohodly, že všechny závazné projevy vůle je třeba činit písemnou formou v listinné podobě a prokazatelně doručit druhé smluvní straně na adresu sídla uvedenou v úvodních ustanoveních této smlouvy s výjimkou případů v této smlouvě uvedených, kdy postačuje elektronická podoba. Pokud smluvní strana, které je písemnost adresována, její přijetí odmítne nebo jiným způsobem zmaří, má se za to, že zásilka odeslaná s využitím provozovatele poštovních služeb došla třetí pracovní den po odeslání, byla-li však odeslána na adresu v jiném státu, pak patnáctý pracovní den po odeslání. Pokud je na doručení druhé smluvní straně vázán počátek běhu doby určené touto smlouvou a smluvní strana, které je písemnost adresována, její přijetí odmítne nebo jiným způsobem zmaří, počíná taková doba běžet následujícího dne po uplynutí třetího pracovního dne ode dne od uložení písemnosti na poště. Toto však neplatí, využije-li některá ze smluvních stran pro doručení písemnosti datovou schránku ve smyslu zákona č. 300/2008 Sb., o elektronických úkonech a autorizované konverzi dokumentů, ve znění pozdějších předpisů.
12. Kupující deklaruje a prodávající bere na vědomí, že kupující není ve vztazích vyplývajících z této smlouvy podnikatelem.
13. Prodávající odpovídá za újmu vzniklou kupujícímu nebo třetím osobám v souvislosti s plněním předmětu této smlouvy nebo nedodržením či porušením povinností vyplývajících z této smlouvy a zavazuje se ji kupujícímu nahradit.
14. Kupující zadal Veřejnou zakázku v souladu se zásadou environmentálně odpovědného zadávání. Prodávající je povinen, po dodání zboží, na vlastní náklady zajistit odvoz a likvidaci odpadu, a to obalového materiálu dodaného zboží v souladu se zákonem č. 541/2020 Sb., o odpadech, v platném znění.
15. Kupující zadává Veřejnou zakázku v souladu se zásadou sociálně odpovědného zadávání. Prodávající zajistí v rámci plnění této smlouvy legální zaměstnávání osob a zajistí pracovníkům podílejícím se na plnění této smlouvy férové a důstojné pracovní podmínky. Férovými a důstojnými pracovními podmínkami se rozumí takové pracovní podmínky, které splňují alespoň minimální standardy stanovené pracovněprávními a mzdovými předpisy. Kupující je oprávněn požadovat předložení dokladů, ze kterých dané povinnosti vyplývají a prodávající je povinen je bez zbytečného odkladu kupujícímu předložit. Prodávající je povinen zajistit splnění požadavků tohoto ustanovení smlouvy i u svých poddodavatelů. Nesplnění povinností prodávajícího dle tohoto ustanovení smlouvy se považuje za podstatné porušení této smlouvy.
16. Prodávající se zavazuje k řádnému a včasnému plnění finančních závazků svým poddodavatelům, kdy za řádné a včasné plnění se považuje plné uhrazení poddodavatelem



**Spolufinancováno
Evropskou unií**

MSMT
MINISTERSTVO ŠKOLSTVÍ,
MLÁDEŽE A TĚLOVÝCHOVY

vystavených faktur za plnění poskytnutá v rámci Veřejné zakázky, a to vždy do 30 kalendářních dnů od obdržení platby ze strany kupujícího za konkrétní plnění.

17. Je-li prodávajícím více dodavatelů v případě společné účasti ve Veřejné zakázce, nesou všichni tito dodavatelé společně a nerozdílně odpovědnost za plnění této smlouvy.
18. Prodávající prohlašuje, že se na něj nevztahují omezující opatření (mezinárodní sankce) přijatá Evropskou unií vůči Rusku a Bělorusku v souvislosti s ruskou agresí na území Ukrajiny. Prodávající rovněž prohlašuje, že splnění výše uvedeného ověřil i u svých poddodavatelů.
19. V případě, že se prodávající rozhodne během plnění předmětu této smlouvy využít poddodavatele, je prodávající povinen tuto skutečnost neprodleně oznámit kupujícímu, včetně sdělení identifikačních údajů daných poddodavatelů. Povinnost uvedená v předchozí větě platí i pro případ, kdy se prodávající rozhodne během plnění předmětu této smlouvy využít jiného poddodavatele, než uvedl v seznamu poddodavatelů předloženému kupujícímu před uzavřením této smlouvy. Kupující si vyhrazuje právo ze závažných důvodů konkrétního poddodavatele odmítnout.
20. Při výkonu administrativních činností souvisejících s plněním dle této smlouvy je prodávající povinen, je-li to objektivně možné, používat recyklované nebo recyklovatelné materiály, výrobky a obaly. Kupující upřednostňuje písemné podklady v elektronické podobě.
21. Prodávající se s ohledem na kybernetickou bezpečnost zavazuje:
 - důsledně dodržovat varování, doporučení, metodiky či jiné písemné výstupy (dále jen „doporučení“) vydané Národním úřadem pro kybernetickou a informační bezpečnost (dále jen „NÚKIB“), tj. např. zákaz užívání produktů, nástrojů a komponent společnosti DeepSeek, zákaz užívání hardware i software společností - Huawei Technologies Co., Ltd. a ZTE Corporation, Šen-Čen, zákaz předávání systémových a uživatelských dat do Čínské lidové republiky, zákaz užívání aplikace TikTok apod. prodávající se zavazuje při plnění této smlouvy dodržovat veškerá doporučení, metodiky, varování a další bezpečnostní opatření vydávaná NÚKIB, která jsou relevantní vzhledem k povaze poskytovaného plnění a aktuálním hrozbám v oblasti kybernetické bezpečnosti.
 - průběžně aktualizovat a udržovat soulad s novými doporučeními NÚKIB, tj. prodávající se zavazuje průběžně sledovat zveřejňované informace NÚKIB a bez zbytečného odkladu implementovat nová nebo aktualizovaná doporučení, která se vztahují k plnění podle této smlouvy,
 - spolupracovat při případných kontrolách a auditech dodržování výše uvedených závazků. Prodávající je povinen na žádost kupujícího doložit, že přijal odpovídající opatření k naplnění doporučení NÚKIB, a poskytnout potřebnou součinnost při případné kontrole či auditu bezpečnostních opatření.
 - přenést výše uvedené povinnosti i na své případné poddodavatele.

Nedodržení povinností uvedených v tomto článku se považuje za podstatné porušení smlouvy, opravňující kupujícího k odstoupení od smlouvy.



**Spolufinancováno
Evropskou unií**

MSMT
MINISTERSTVO ŠKOLSTVÍ,
MLÁDEŽE A TĚLOVÝCHOVY

X. Zánik závazků

1. Zánik závazků z této smlouvy se řídí příslušnými ustanoveními OZ a touto smlouvou.
2. Smluvní strany se dohodly, že podstatným porušením smlouvy ve smyslu § 2002 odst. 1 OZ se vedle případů specifikovaných v § 2002 OZ rozumí také:
 - a) prodlení prodávajícího s dodáním zboží (či jeho části) v dohodnutém termínu dle čl. III. odst. 2. této smlouvy delší než 15 kalendářních dnů;
 - b) prodlení kupujícího s uhrazením kupní ceny delší než 30 kalendářních dnů, přičemž prodávající je povinen před odstoupením od smlouvy kupujícího písemně upozornit na neplnění jeho závazků a poskytnout mu přiměřenou lhůtu k nápravě;
 - c) nedodržení sjednaného množství, jakosti nebo druhu zboží;
 - d) jestliže zboží nemá vlastnosti deklarované prodávajícím v této smlouvě či vlastnosti z této smlouvy vyplývající, příp. není v souladu se specifikací zboží;
 - e) jestliže prodávající ve své nabídce v rámci Veřejné zakázky, která předcházela uzavření této smlouvy, uvedl informace nebo doklady, které neodpovídají skutečnosti a měly nebo mohly mít vliv na výsledek zadávacího řízení;
 - f) nesplnění povinnosti prodávajícího dle čl. IX. odst. 15 této smlouvy;
 - g) porušení prohlášení prodávajícího dle čl. IX. odst. 18. této smlouvy;
 - h) porušení prohlášení prodávajícího dle čl. IX. odst. 21. této smlouvy.
3. Odstoupení od této smlouvy musí být písemné a nabývá účinnosti dnem doručení tohoto písemného oznámení druhé smluvní straně.
4. V případě odstoupení od této smlouvy jsou smluvní strany povinny vypořádat své vzájemné závazky a pohledávky stanovené v zákoně nebo v této smlouvě, a to do 30 dnů od právních účinků odstoupení nebo v dohodnuté lhůtě.
5. Ukončením účinnosti této smlouvy odstoupením od smlouvy nebo jiným způsobem nejsou dotčena práva na smluvní pokuty a náhradu újmy a další závazky, z jejichž povahy vyplývá, že mají trvat i po ukončení účinnosti této smlouvy.

XI. Závěrečná ujednání

1. V otázkách touto smlouvou výslovně neupravených se práva a povinnosti smluvních stran řídí příslušnými ustanoveními obecně závazných právních předpisů platných na území České republiky, zejména OZ, a ostatními právními předpisy vztahujícími se k předmětu této smlouvy.
2. Veškeré spory, které se smluvním stranám nepodaří vyřešit smírnou cestou, budou řešeny věcně a místně příslušným soudem České republiky.
3. Tato smlouva bude uzavřena v elektronické nebo listinné podobě, v závislosti na možnostech a dohodě smluvních stran. V případě uzavření v listinné podobě bude vyhotovena ve čtyřech stejnopisech, z nichž každý má platnost originálu a každá smluvní strana obdrží po dvou z nich. V případě uzavření v elektronické podobě bude uzavřena připojením uznávaného elektronického podpisu na straně prodávajícího a kvalifikovaného elektronického podpisu na straně kupujícího. Toto ustanovení se použije obdobně i na případné dodatky této smlouvy.



**Spolufinancováno
Evropskou unií**

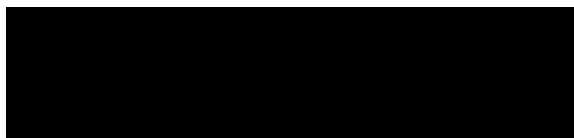


4. Tato smlouva může být měněna či doplňována pouze písemnými, oboustranně dohodnutými, vzestupně číslovanými dodatky, které se stávají její nedílnou součástí. Za písemnou formu není pro tento účel považována výměna e-mailových či jiných elektronických zpráv. Neplatnost dodatků z důvodu nedodržení formy lze namítnout kdykoliv, a to i když již bylo započato s plněním. Za změnu smlouvy se nepovažuje změna identifikačních či kontaktních údajů.
5. Pokud bude z jakéhokoliv důvodu některé ustanovení této smlouvy shledáno neplatným, nečiní tato skutečnost neplatnou celou smlouvu. V takovém případě jsou smluvní strany povinny bez zbytečného odkladu neplatné ustanovení nahradit novým platným, jež bude odpovídat smyslu a účelu této smlouvy.
6. Tato smlouva nabývá platnosti dnem jejího podpisu poslední smluvní stranou a účinnosti dnem jejího uveřejnění v registru smluv podle zákona č. 340/2015 Sb., o zvláštních podmínkách účinnosti některých smluv, uveřejňování těchto smluv a o registru smluv (zákon o registru smluv), ve znění pozdějších předpisů. Pro účely uveřejnění nepovažují smluvní strany nic z obsahu této smlouvy ani z metadat k ní se vážících za vyloučené z uveřejnění. Případná plnění předmětu této smlouvy poskytnutá před účinností této smlouvy v souladu s podmínkami této smlouvy se považují za plnění poskytnutá podle této smlouvy.
7. Smluvní strany prohlašují, že si tuto smlouvu přečetly, a že byla ujednána po vzájemném projednání podle jejich svobodné vůle, určitě, vážně a srozumitelně, na důkaz čehož připojují oprávnění zástupci smluvních stran své podpisy.
8. Nedílnou součástí této smlouvy jsou následující přílohy:

Příloha č. 1: Specifikace zboží

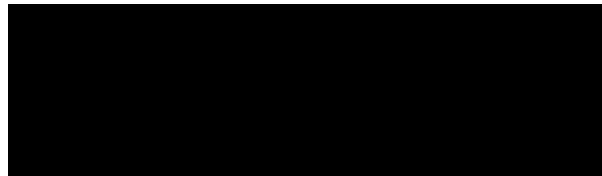
Příloha č. 2: Položkový rozpočet

V Pardubicích dne (dle el. podpisu)
za kupujícího



prof. Ing. Libor Čapek, Ph.D.
rektor

V Praze dne (dle el. podpisu)
za prodávajícího



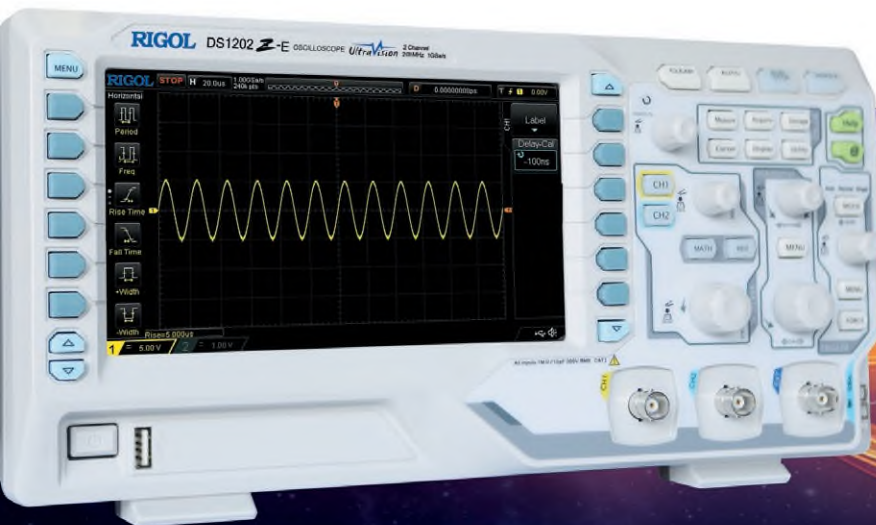
jednatel



Spolufinancováno
Evropskou unií



RIGOL



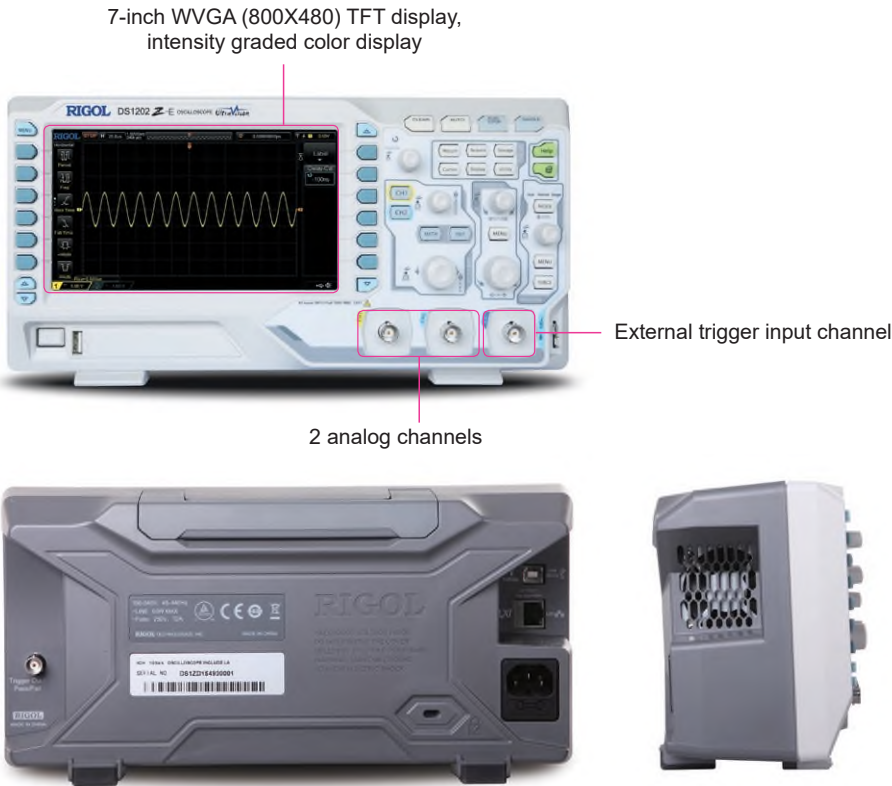
DS1000Z-E Series Digital Oscilloscope

UltraVision

- Analog channel bandwidth: 200 MHz (DS1202Z-E): 100 MHz (DS1102Z-E)
- 2 analog channels
- Real-time sample rate up to 1 GSa/s
- Memory depth up to 24 Mpts(Std.)
- Up to 30,000 wfms/s waveform capture rate
- Up to 60,000 frames hardware real-time waveform recording and playback functions
- Innovative "UltraVision" technology
- Various trigger and bus decoding functions
- Low noise floor, vertical scale range: 500 uV/div to 10 V/div
- Various interfaces: USB Host&Device, LAN (LXI), AUX
- Novel and delicate industrial design, easy to use
- 7-inch WVGA (800x480) TFT LCD, intensity graded color display

DS1000Z-E series is a high-performance and economic digital oscilloscope designed for the designing, debugging and educational requirements of the mainstream digital oscilloscope market. This manual takes DS1202Z-E as an example to introduce DS1000Z-E series.

DS1000Z-E Series Digital Oscilloscope



Product Dimensions: Width×Height×Depth=313.1 mm×160.8 mm×122.4 mm
Weight: 2.9 kg ± 0.2 kg(Without Package)

► Innovative UltraVision Technology(Analog Channel)



- Deep Memory Depth (up to 24 Mpts, std.)
- Higher Waveform Capture Rate (up to 30,000 wfms/s)
- Real-time Waveform Recording&Playback (up to 60,000 frames)
- Intensity Graded Color Display

► Models and Key Specifications

Model	DS1202Z-E	DS1102Z-E
Analog BW	200 MHz	100 MHz
Number of Analog Channels	2	
Max. Real-time Sample Rate	1 GSa/s (single-channel), 500 MSa/s (dual-channel)	
Max. Memory Depth	standard 24 Mpts (single-channel), 12 Mpts (dual-channel)	
Max. Waveform Capture Rate	30,000 wfms/s	
Hardware Real-time Waveform Recording and Playback Functions	Up to 60,000 frames	
Standard Probes	Two PVP2350 350 MHz passive HighZ probes	Two PVP3150 150 MHz passive HighZ probes

► Features and Benefits

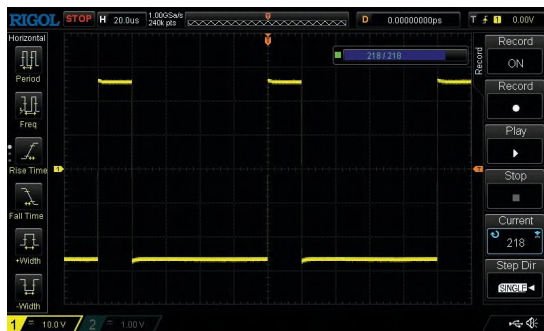
UltraVision: up to 30,000 wfms/s waveform capture rate



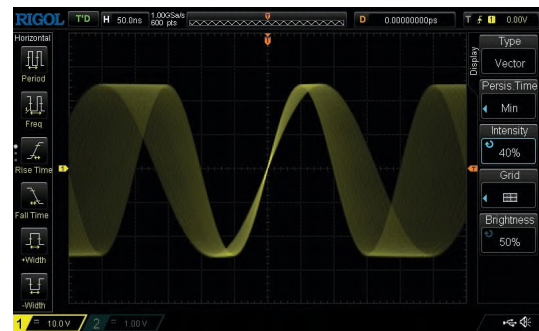
UltraVision: deep memory (up to 24 Mpts, std.)



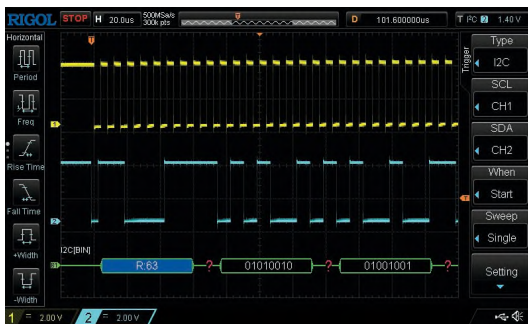
UltraVision: waveform recording and playback functions



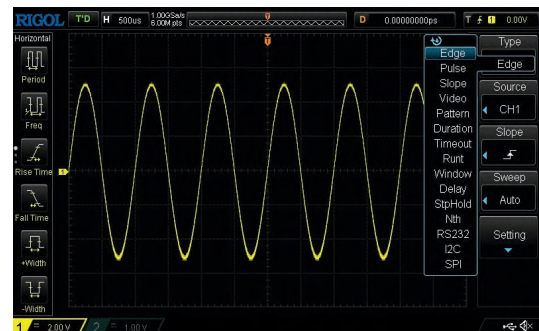
UltraVision: intensity graded color display



Serial bus trigger and decoding functions (RS232/UART, I2C, SPI)



A variety of trigger functions



RIGOL Probes and Accessories Supported by DS1000Z Series

► RIGOL Passive Probes

Model Number	Type	Description
 PVP2150	High Z Probe	1X: DC to 35 MHz 10X: DC to 150 MHz Compatibility: all RIGOL scopes.
 PVP3150	HighZ Probe	1X: DC to 20 MHz 10X: DC to 150 MHz Compatibility: all RIGOL scopes.
 PVP2350	High Z Probe	1X: DC to 35 MHz 10X: DC to 350 MHz Compatibility: all RIGOL scopes.
 RP3500A	High Z Probe	DC to 500 MHz Compatibility: all RIGOL scopes.
 RP1300H	High Voltage Probe	DC to 300 MHz CAT I 2000 V (DC+AC), CAT II 1500 V (DC+AC) Compatibility: all RIGOL scopes.
 RP1010H	High Voltage Probe	DC to 40 MHz DC: 0 to 10 kV DC, AC: pulse ≤ 20 kVp-p, AC: sine wave ≤ 7 kVrms Compatibility: all RIGOL scopes.
 RP1018H	High Voltage Probe	DC to 150 MHz DC+AC Peak: 18 kV CAT II AC RMS: 12 kV CAT II Compatibility: all RIGOL scopes.
 RT50J	Adapter	50 Ω impedance adapter (2 W, 1 GHz)

► RIGOL Active & Current Probes

Model Number	Type	Description
 RP1001C	Current Probe	BW: DC to 300 kHz Max. input DC: ± 100 A, AC P-P: 200 A, AC RMS: 70 A Compatibility: all RIGOL scopes.
 RP1002C	Current Probe	BW: DC to 1 MHz Max. input DC: ± 70 A, AC P-P: 140 A, AC RMS: 50 A Compatibility: all RIGOL scopes.
 RP1003C	Current Probe	BW: DC to 50 MHz Max. input AC P-P: 50 A (Noncontinuous), AC RMS: 30 A Compatibility: all RIGOL scopes. Must order RP1000P power supply.
 RP1004C	Current Probe	BW: DC to 100 MHz Max. input AC P-P: 50 A (Noncontinuous), AC RMS: 30 A Compatibility: all RIGOL scopes. Must order RP1000P power supply.
 RP1005C	Current Probe	BW: DC to 10 MHz Max. input AC P-P: 300 A (Noncontinuous), 500 A (@pulse width ≤ 30 us), AC RMS: 150 A Compatibility: all RIGOL scopes. Must order RP1000P power supply.
 RP1000P	Power Supply	Power supply for RP1003C, RP1004C and RP1005C, support 4 channels.
 RP1025D	High Voltage Differential Probe	BW: 25 MHz Max. Voltage ≤ 1400 Vpp Compatibility: all RIGOL scopes.
 RP1050D	High Voltage Differential Probe	BW: 50 MHz Max. Voltage ≤ 7000 Vpp Compatibility: all RIGOL scopes.
 RP1100D	High Voltage Differential Probe	BW: 100 MHz Max. Voltage ≤ 7000 Vpp Compatibility: all RIGOL scopes.

► Specifications

All the specifications are guaranteed except parameters marked with "Typical" and the oscilloscope needs to operate for more than 30 minutes under the specified operation temperature.

Sample

Sample Mode	Real-time sample
Real-time Sample Rate	1 GSa/s (single-channel), 500 MSa/s (dual-channel)
Peak Detect	4 ns
Averaging	After all the channels finish N samples at the same time, N can be 2, 4, 8, 16, 32, 64, 128, 256, 512 or 1024
High Resolution	12 bits (max.)
Interpolation	Sin(x)/x
Memory Depth	24 Mpts (single-channel), 12 Mpts (dual-channel)

Input

Number of Channels	2 analog channels
Input Coupling	DC, AC or GND
Input Impedance	(1 MΩ±1%) (15 pF±3 pF)
Probe Attenuation Coefficient	0.01X to 1000X, in 1-2-5 step
Maximum Input Voltage (1 MΩ)	CAT I 300 Vrms, CAT II 100 Vrms, transient overvoltage 1000 Vpk

Horizontal

Timebase Scale	2 ns/div to 50 s/div
Maximum Record Length	24 Mpts
Timebase Accuracy ^[1]	±25 ppm
Clock Drift	±5 ppm/year
Maximum Delay Range	Negative delay: ≥1/2 screen width Positive delay: 1 s to 500 s
Timebase Mode	YT, XY, Roll
Number of X-Ys	1
Waveform Capture Rate ^[2]	30,000 wfms/s (dots display)
Zero Offset	±0.5 div*minimum timebase scale

Vertical

Bandwidth (-3 dB)	DS1202Z-E: DC to 200 MHz DS1102Z-E: DC to 100 MHz
Single-shot Bandwidth	DS1202Z-E: DC to 200 MHz DS1102Z-E: DC to 100 MHz
Vertical Resolution	8 bits
Vertical Scale (Probe ratio is 1X)	500 uV/div to 10 V/div
Offset Range (Probe ratio is 1X)	500 uV/div to 499 mV/div: ±2 V 500 mV/div to 10 V/div: ±100 V
Bandwidth Limit ^[1]	20 MHz
Low Frequency Response (AC Coupling, -3 dB)	≤5 Hz (on BNC)
Calculated Rise Time ^[1]	DS1202Z-E: 1.75 ns DS1102Z-E: 3.5 ns
DC Gain Accuracy	<10 mV: ±4% full scale ≥10 mV: ±3% full scale
DC Offset Accuracy	±0.1 div ± 2 mV ± 1% offset value

Channel to Channel Isolation	DC to maximum bandwidth: >40 dB
------------------------------	---------------------------------

Trigger

Trigger Level Range	Internal	±5 div from center of the screen
	External	EXT ±4 V
Trigger Mode	Auto, Normal, Single	
Holdoff Range	16 ns to 10 s	
High Frequency Rejection ^[1]	75 kHz	
Low Frequency Rejection ^[1]	75 kHz	
Trigger Sensitivity ^[1]	1.0 div (below 5 mV or noise rejection is enabled) 0.3 div (above 5 mV and noise rejection is disabled)	

Edge Trigger

Edge Type	Rising, Falling, Rising/Falling
-----------	---------------------------------

Pulse Trigger

Pulse Condition	Positive Pulse Width (greater than, lower than, within specified interval) Negative Pulse Width (greater than, lower than, within specified interval)
Pulse Width	8 ns to 10 s

Runt Trigger

Pulse Width Condition	None, >, <, <>
Polarity	Positive, Negative
Pulse Width Range	8 ns to 10 s

Window Trigger

Window Type	Rising, Falling, Rising/Falling
Trigger Position	Enter, Exit, Time
Window Time	8 ns to 10 s

Nth Edge Trigger

Edge Type	Rising, Falling
Idle Time	16 ns to 10 s
Edge Number	1 to 65535

Slope Trigger

Slope Condition	Positive Slope (greater than, lower than, within specified interval) Negative Slope (greater than, lower than, within specified interval)
Time Setting	8 ns to 10 s

Video Trigger

Signal Standard	NTSC, PAL/SECAM, 480P, 576P
-----------------	-----------------------------

Pattern Trigger

Pattern Setting	H, L, X, Rising, Falling
-----------------	--------------------------

Delay Trigger

Edge Type	Rising, Falling
Delay Type	>, <, <>, >>

Delay Time	8 ns to 10 s
TimeOut Trigger	
Edge Type	Rising, Falling, Rising/Falling
Timeout time	16 ns to 10 s
Duration Trigger	
Pattern	H, L, X
Trigger Condition	>, <, <>
Duration Time	8 ns to 10 s
Setup/Hold Trigger	
Edge Type	Rising, Falling
Data Pattern	H, L
Setup Time	8 ns to 1 s
Hold Time	8 ns to 1 s
RS232/UART Trigger	
Polarity	Normal, Invert
Trigger Condition	Start, Error, Check Error, Data
Baud Rate	2400 bps, 4800 bps, 9600 bps, 19200 bps, 38400 bps, 57600 bps, 115200 bps, 230400 bps, 460800 bps, 921600 bps, 1 Mbps and User
Data Bits	5 bits, 6 bits, 7 bits, 8 bits
I2C Trigger	
Trigger Condition	Start, Restart, Stop, MissedAck, Address, Data, A&D
Address Bits	7 bits, 8 bits, 10 bits
Address Range	0 to 127, 0 to 255, 0 to 1023
Byte Length	1 to 5
SPI Trigger	
Trigger Condition	Timeout, CS
Timeout Value	100 ns to 1 s
Data Bits	4 bits to 32 bits
Data Line Setting	H, L, X

Measure

Cursor	Manual mode	Voltage deviation between cursors (ΔV) Time deviation between cursors (ΔT) Reciprocal of ΔT (Hz) ($1/\Delta T$)
	Track mode	Voltage and time values of the waveform point
	Auto mode	Allow to display cursors during auto measurement
Auto Measurement	Period, Frequency, Rise Time, Fall Time, Positive Pulse Width, Negative Pulse Width, Positive Duty Cycle, Negative Duty Cycle, t_{Vmax} , t_{Vmin} , Positive Rate, Negative Rate, Delay 1→2  , Delay 1→2  , Phase 1→2  , Phase 1→2  , Maximum, Minimum, Peak-Peak Value, Top Value, Bottom Value, Amplitude, Upper Value, Middle Value, Lower Value, Average, Vrms, Overshoot, Pre-shoot, Area, Period Area, Period Vrms, Variance	
Number of Measurements	Display 5 measurements at the same time.	
Measurement Range	Screen or cursor	
Measurement Statistic	Average, Max, Min, Standard Deviation, Number of Measurements	

Counter	Hardware 6-digit counter (channels are selectable)
---------	--

Math Operation

Waveform Operation	A+B, A-B, A×B, A/B, FFT, A&B, A B, A^B, !A, Intg, Diff, Sqrt, Lg, Ln, Exp, Abs, Filter
FFT Window	Rectangle, Hanning, Blackman, Hamming, Flat Top, Triangle
FFT Mode	Trace, Memory
FFT Display	Half, Full
FFT Vertical Scale	dB/dBm, Vrms
Filter	Low Pass Filter, High Pass Filter, Band Pass Filter, Band Stop Filter
Number of Buses for Decoding	2
Decoding Type	Parallel, RS232/UART, I2C, SPI

Display

Screen Type	7.0-inch TFT LCD display
Display Resolution	800 horizontal × RGB × 480 vertical pixel
Display Color	16 million color (24-bit true color)
Persistence Time	Min, 100 ms, 200 ms, 500 ms, 1 s, 5 s, 10 s, Infinite
Display Type	Dots, Vector

I/O

Standard Ports	USB Host, USB Device, LAN, Aux Output (TrigOut/PassFail)
----------------	--

General Specifications

Probe Compensation Output		
Output Voltage ^[1]	About 3 V, peak-peak	
Frequency ^[1]	1 kHz	
Power		
Power Voltage	100 V to 240 V, 45 Hz to 440 Hz	
Power	Maximum 50 W	
Fuse	2 A, T degree, 250 V	
Environment		
Temperature Range	Operating: 0°C to +50°C	
	Non-operating: -40°C to +60°C	
Cooling Method	Fan cooling	
Humidity Range	0°C to +30°C: ≤95% relative humidity	
	+30°C to +40°C: ≤75% relative humidity	
	+40°C to +50°C: ≤45% relative humidity	
Altitude	Operating: under 3,000 meters	
	Non-operating: under 15,000 meters	
Mechanical		
Dimensions ^[3]	Width × Height × Depth = 313.1 mm × 160.8 mm × 122.4 mm	
Weight ^[4]	Without Package	2.9 kg ± 0.2 kg
	With Package	3.5 kg ± 0.5 kg
Calibration Interval		
The recommended calibration interval is 18 months.		

Regulation Standards		
Electromagnetic Compatibility	Compliant with EMC DIRECTIVE 2014/30/EU, compliant with or higher than the standards specified in IEC 61326-1:2013/EN 61326-1:2013 Group 1 Class A	
	CISPR 11/EN 55011	
	IEC 61000-4-2:2008/EN 61000-4-2	±4.0 kV (contact discharge), ±8.0 kV (air discharge)
	IEC 61000-4-3:2002/EN 61000-4-3	3 V/m (80 MHz to 1 GHz); 3 V/m (1.4 GHz to 2 GHz); 1 V/m (2.0 GHz to 2.7 GHz)
	IEC 61000-4-4:2004/EN 61000-4-4	1 kV power line
	IEC 61000-4-5:2001/EN 61000-4-5	0.5 kV (phase-to-neutral voltage); 1 kV (phase-to-earth voltage); 1 kV (neutral-to-earth voltage)
	IEC 61000-4-6:2003/EN 61000-4-6	3 V, 0.15-80 MHz
	IEC 61000-4-11:2004/EN 61000-4-11	voltage dip: 0% UT during half cycle; 0% UT during 1 cycle; 70% UT during 25 cycles short interruption: 0% UT during 250 cycles
Safety	IEC 61010-1:2010 (Third Edition)/EN 61010-1:2010, UL 61010-1:2012 R4.16 and CAN/CSA-C22.2 NO. 61010-1-12+ GI1+ GI2	
Vibration	Meets GB/T 6587; class 2 random Meets MIL-PRF-28800F and IEC60068-2-6; class 3 random	
Shock	Meets GB/T 6587-2012; class 2 random Meets MIL-PRF-28800F and IEC60068-2-27; class 3 random (in non-operating conditions: 30 g, half sine, 11 ms duration, 3 shocks along the main axis, a total of 18 vibrations)	

Note^[1]: Typical.

Note^[2]: Maximum value. 50 ns, single-channel mode, dots display, auto memory depth.

Note^[3]: Supporting legs and handle folded, knob height included.

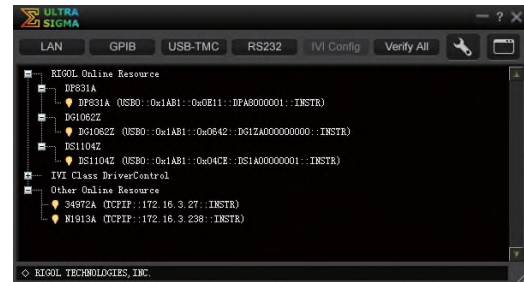
Note^[4]: Standard configuration.

► Ordering Information

	Description	Order Number
Models	DS1202Z-E (200 MHz, 2 analog channels)	DS1202Z-E
	DS1102Z-E (100 MHz, 2 analog channels)	DS1102Z-E
Standard Accessories	Power cord conforming to the standard of the destination country	-
	USB cable	CB-USBA-USBB-FF-150
	2 passive probes (350 MHz PVP2350, only available for DS1202Z-E)	PVP2350
	2 passive probes (150 MHz PVP3150, only available for DS1102Z-E)	PVP3150
	Rack mount kit	RM-DS1000Z
Optional Accessory	Rack mount kit	RM-DS1000Z

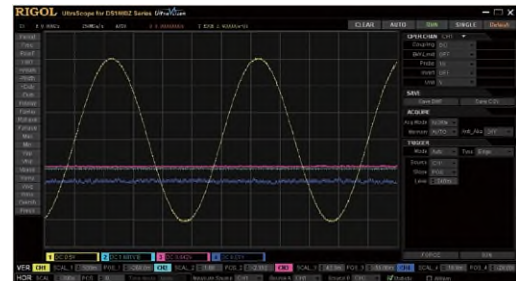
► Standard Software

Ultra Sigma



- **RIGOL** general PC software platform
- Multi-instrument and multi-interface resource management
- With SCPI remote command tool

Ultra Scope



- Real-time monitoring of waveform and status; supports multi-instrument and multi-window display
- With virtual panel feature
- Supports multi-interface remote control

Warranty

Three -year warranty, excluding probes and accessories.

HEADQUARTER

RIGOL TECHNOLOGIES CO., LTD.
No.8 Keling Road, New District,Suzhou,
JiangSu,P.R.China
Tel: +86-400620002
Email: info@rigol.com

EUROPE

RIGOL TECHNOLOGIES EU GmbH
Lindbergh str. 4
82178 Puchheim
Germany
Tel: +49-89/89418950
Email: info-europe@rigol.com

NORTH AMERICA

RIGOL TECHNOLOGIES, USA INC.
8140 SW Nimbus Ave.
Beaverton, OR 97008
Tel: +1-877-4-**RIGOL**-1
Fax: +1-877-4-**RIGOL**-1
Email: info@rigol.com

JAPAN

RIGOL TECHNOLOGIES JAPAN, LLC
MJ Bldg. 3F, 1-7-4 Minato, Chuou-ku,
Tokyo, Japan 104-0043
Tel: +81-3-6262-8932
Fax: +81-3-6262-8933
Email: info-japan@rigol.com

RIGOL® is the trademark of **RIGOL** TECHNOLOGIES CO., LTD. Product information in this document subject to update without notice. For the latest information about **RIGOL**'s products, applications and services, please contact local **RIGOL** Channel Partners or access **RIGOL** official website: www.rigol.com

DIGITÁLNÍ OSCILOSKOP

RIGOL

řada MSO5000

70MHz ~ 350MHz



- Šířky pásma 70 MHz, 100 MHz, 200 MHz, 350 MHz
- Pro všechny modely lze dokoupit upgrade na nejvyšší model
- Rozhraní USB host, USB device, LAN, HDMI
- Vestavěné webové rozhraní pro vzdálený přístup
- Rychlé zaznamenávání průběhů - přes 500 000 wfms/s
- Pinohodnotné ovládání přes PC software
- 7 přístrojů v jednom - osciloskop, logický analyzátor, dekodér sběrnic, spektrální analyzátor, generátor signálů, digitální voltmetr, čítač
- Kapacitní dotykový 9" (22,86 cm) LCD displej

Technické specifikace:

Vertikální systém	MSO5072	MSO5074	MSO5102	MSO5104	MSO5204	MSO5354
Počet kanálů	2	4	2	4	4	4
Šířka pásma	70 MHz		100 MHz		200 MHz	350 MHz
Vertikální rozlišení	1 mV ~ 10 V/dílek					
Horizontální systém						
Časová základna	5 ns/dílek~1 ks/dílek		5 ns/dílek~1 ks/dílek		2 ns/dílek~1 ks/dílek	1 ns/dílek~1 ks/dílek
Rychlost vzorkování	8 GSa/s (jeden kanál); 4 GSa/s (polovina kanálů); 2 GSa/s (všechny kanály)					
Vstupní impedance	1 MΩ ±1% 17 pF ± 3 pF					
Maximální vstupní napětí	CAT I 300 V _{RMS} ; 400 V _{PEAK} ; krátký pulz 1600 V _{PEAK}					
Hloubka paměti	100 Mpts; 200 Mpts (opt.)					
Chyba DC zesílení	±3,0% rozsahu					
Spouštění (trigger)						
Režimy spouštění	Hrana, Pulz, Sklon, Video, Pattern, Duration, Timeout, Runt, Window, Delay, Setup/Hold, Nth edge, serial protocol					
Ostatní						
Dekódování sběrnic	Parallel, RS232/UART (opt.), I ² C (opt.), SPI (opt.), CAN (opt.), LIN (opt.), FlexRay(opt.), I ² S (opt.), MIL-STD-1553 (opt.)					
Generátor funkcí	2 kanály - 25 MHz (opt.)					
Spektrální analyzátor	šířka pásma do frekvence osciloskopu; paměť 1 Mpts; FFT spektra; funkce zachytávání až 15 špiček					
Digitální kanály	16 kanálů, 1 GHz					
IO	USB host/device, LAN, USB-GPIB, Web interface, AUX, HDMI					
Displej	kapacitní dotykový 9" (22,86 cm) LCD					
Rozměry a hmotnost	367 mm x 200 mm x 130 mm; 3.5 kg					

Standardní příslušenství	2/4 pasivní sondy, USB kabel, napájecí kabel, zjednodušený návod (EN)
Volitelné příslušenství (za příplatek)	PLA2216 - 16 kanálová logická sonda NFP-3 - sonda blízkého pole (el, mag) MSO5000-BW0T1/BW0T2/BW0T3/BW1T2/BW1T3/BW2T3 - upgrade šířky pásma MSO5000-2RL - upgrade paměti na 200 Mpts MSO5000-4CH - upgrade na 4 kanály MSO5000-COMP/EMBD/AUTO/FLEX/AUDIO/AERO/ - dekodování sběrnic UART/I ² C a SPI/CAN a LIN/ FlexRay/ I ² S/ MIL-STD-1553 MSO5000-AWG - 2 kanálový generátor funkcí MSO5000-PWR - SW pro analýzu výkonu

General Safety Summary

-  Connect and disconnect the probe properly.
-  Observe all terminals ratings.
-  Do not touch exposed connections and components after power on.
-  Do not operate with suspected failures.
-  Do not operate without covers.
-  Do not operate in an explosive atmosphere.
-  Do not operate in wet conditions.
-  Keep product surface clean and dry.
-  Pay attention to handling safety.

Product Overview

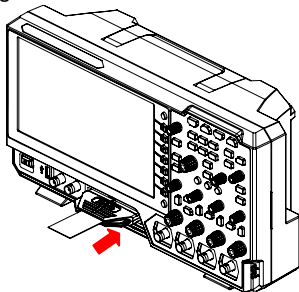
Being a high-performance active logic probe, PLA2216 connects the digital signals under test to the MSO5000 series digital oscilloscope to realize the logic analyzer function.

The 16 digital channels (D0-D15) of PLA2216 are divided into two channel groups (D0-D7 and D8-D15) each of which includes signal interfaces and ground interfaces. All the channels are marked with different numbers on the label of the probe input to identify different channels. PLA2216 provides 16 input signal leads and 16 ground leads to realize flexible connection of signals and reference ground.



The Using Method of the Logic Probe

1. **Connect PLA2216 to the oscilloscope:** connect the probe output to the digital signal input terminal at the front panel of the oscilloscope as shown in the figure below.



2. **Connect the signals under test to PLA2216:** users can connect any number (≤ 16) of the signals under test to PLA2216 probe input

UPGE č. smlovy 2180/25 - č. prílohy 4602

according to the test need. Note that the amplitude of the input signal should not exceed the maximum working voltage range of the probe. PLA2216 provides two connection methods to realize convenient and flexible detection.

- ◆ Method one: users can connect the signals under test through the probe leads separately. You can easily identify the corresponding channel of each signal by the channel label on the probe leads and the label of the probe input, as shown in Figure 1.

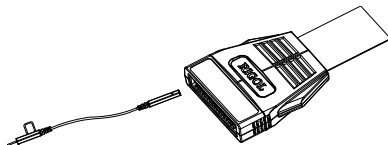


Figure 1

Note: If crosstalk or ground bounce occurs during use, it might be caused when channels share a single ground lead. So you are

recommended to add a ground wire to the signal lines of each channel and twist them, and the ground wire should be as close as possible to the corresponding signal wire.

- ◆ Method two: on the basis of method one, you can connect a grabber to each lead and connect it to the device under test as shown in Figure 2.

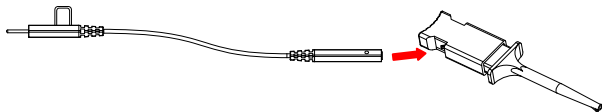


Figure 2

3. **Set the probe:** press **LA** at the front panel of the oscilloscope to enter the digital channel setting menu. Users can view and set the following parameters under this menu: threshold level (the threshold levels of D7-D0 and D15-D8 can be adjusted independently), waveform size (applicable to all the channels; wherein, item Large is

only available when the number of active channels is no more than 8), channel label and so on.

Note: When the probe is connected to the oscilloscope for the first time or the temperature change is more than 5 degrees, you are recommended to calibrate the probe zero using the calibration function in the LA menu (press **LA** → **Threshold** → **Calibration**) and please disconnect all the connections to the PLA2216 input terminal during the calibration.

- 4. Function Check:** after finishing the above operations, the signal under test will be displayed on the corresponding digital channel on the oscilloscope screen. If no signal is displayed, please adjust the oscilloscope to select proper general settings (such as the trigger source, trigger level and trigger mode). If signal is still not displayed, please check the electric connection and parameter settings again or please try to use other probe (such as analog probe) to check the signal state of the test point.

Probe Specifications

Input channels	16
Threshold range	± 15 V
Threshold accuracy	$\pm (100 \text{ mV} + 3\% \text{ of threshold setting})$
Max input voltage	± 40 V (peak)
Max input dynamic range	± 10 V + threshold setting
Min voltage swing	500 mVpp
Min detectable pulse width	5 ns
Input impedance	About $10^1 \text{ k}\Omega$
Input capacitance	About 8 pF
Cable length	About 90 cm
Lead length	About 25 cm
Operation environment	$0^\circ\text{C} \sim 50^\circ\text{C}$, 0~80%RH
Storage environment	$-20^\circ\text{C} \sim 60^\circ\text{C}$, 0~90%RH

Accessories

Item	Description	Quantity
1	Main Cable	1
2	Lead	32 (2×16)
3	Grabber	32
4	Chinese and English User's Guide	1
5	PLA2216 Packing Box	1

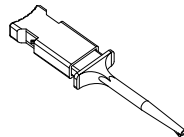
Accessories Sketch Map



Main Cable



Lead



Grabber

Contact Us

If you have any problem or requirement when using our products or this manual, please contact **RIGOL**.

E-mail: service@rigol.com

Website: www.rigol.com

UPCE č. smlouvy 2480/25, č. průvodky 4602

UGE29X02-1110

Feb. 2019

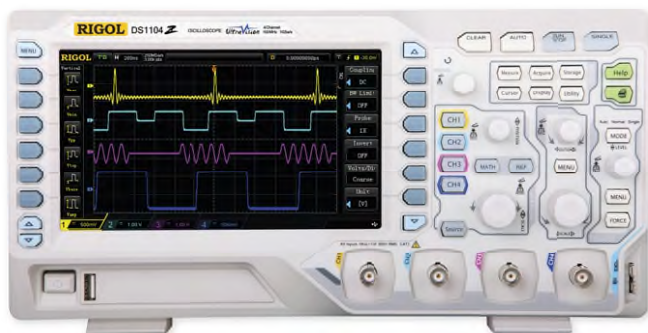


ČTYŘKANÁLOVÉ DIGITÁLNÍ OSCILOSKOPY

RIGOL

řada MSO/DS1000Z

50/70/100MHz



Technické specifikace:

- Šířka pásma 50, 70 nebo 100 MHz
- Vzorkování v reálném čase až 1 GSa/s
- 16 digitálních kanálů (pouze řada MSO), pro DS1000 Plus opt.
- Barevný TFT displej s úhlopříčkou 178 mm (800 x 480 bodů)
- Hloubka paměti 12M bodů (24M bodů - opt.)
- Rychlost zachytávání až 30 000 průběhů/s
- Inovativní technologie "UltraVision"
- Vestavěný 2-kanál. 25 MHz generátor funkcí (MSO/DS1000Z-S)
- Volitelně spouštění a dekodování sběrnic (RS232, I²C, SPI)
- Rozhraní LAN, USB Host & Device, AUX, USB-GPIB (opt.)

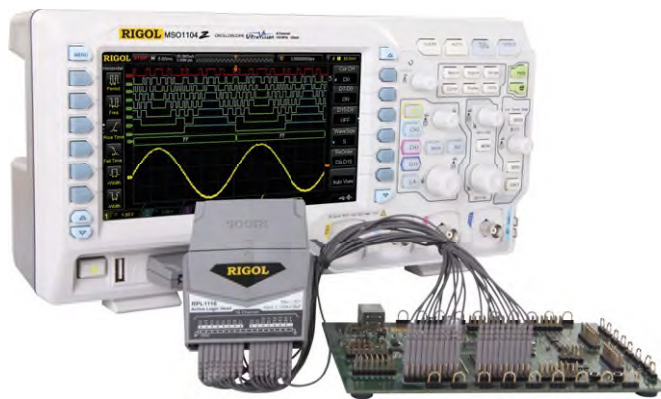
Model	DS1054Z	DS1074Z Plus MSO1074Z	DS1074Z-S Plus MSO1074Z-S	DS1104Z Plus MSO1104Z	DS1104Z-S Plus MSO1104Z-S
Šířka pásma	DC až 50 MHz	DC až 70 MHz		DC až 100 MHz	
Vzorkování v reálném čase	1 GSa/s (1 kanál), 500 MSa/s (2 kanály), 250 MSa/s (4 kanály)				
Vestavěný 2-kanálový generátor	NE	NE	ANO	NE	ANO
Průměrování	2, 4, 8, 16, 32, 64, 128, 256, 512, 1024				
Vstupní vazba a impedance	DC, AC, GND; impedance 1MΩ ± 2% 15pF ± 3pF				
Převody sond	0,001X; 0,01X; 0,1X; 1X; 2X; 5X; 10X; 20X; 50X; 100X; 200X; 500X; 1000X / krok 1-2-5				
Maximální vstupní napětí	CATI 300V _{RMS} ; CATII 100V _{RMS} , 1000V _{PP}				
Horizontální rozlišení	5ns až 50s/dílek				
Přesnost časové základy	≤ ± 25 ppm				
Rozlišení AD převodníku	8 bitů				
Vertikální rozlišení	1mV/dílek až 10V/dílek				
Rozsah offsetu	±100 V (500 mV až 10V/dílek) / ±2V(1 mV až 499 mV/dílek)				
Přesnost DC zesílení	<10 mV: ±4% rozsahu; ≥10 mV: ±3% rozsahu				
Citlivost triggeru a rozsah úrovně	0,3 dílku (nad 5 mV); ±5 dílků od středu obrazovky				
Kurzory	manuální ΔV, ΔT, 1/ΔT; Track: napětí a čas jednotlivých bodů průběhu; Auto: kurzor je dostupný pro automat. měření				
Automatická měření	V _{PP} , V _{AMP} , V _{MAX} , V _{MIN} , V _{TOP} , V _{BASE} , V _{AVG} , V _{RMS} , překmit, zákmit, frekvence, perioda, trvání náběžné hrany, trvání sestupné hrany, šířky pulzu+, šířka pulzu-, střída+, střída-, zpoždění náběžných/sestupných hran A→B; rozdíl fází náběžných/sestupných hran A→B				
Matematické funkce	A+B, A-B, AxB, A/B, FFT, &&, , ^, !, intg, diff, sqrt, lg, ln, exp, abs				
Počet sběrnic pro dekódování	2				
Typy sběrnic pro dekódování	paralelní, RS232/UART (opt), I ² C (opt.), SPI (opt.)				
Zdroj signálu (pouze varianty MSO/DS1000Z-S)	2 kanály; vzorkovací rychlost 200 MSa/s; vertikální rozlišení 14 bitů; max. frekvence 25 MHz; standardní průběhy - sinus, obdélník, pulz, trojúhelník, šum, DC. Programovatelné průběhy - exp. nárůst/pokles, ECG, Gauss, Lorentz, Haversine				
Pracovní a skladovací teplota	pracovní teplota: 0°C až 50°C; skladovací teplota: -40°C až 70°C				
Napájení	100 až 240 V _{RMS} , 45 až 440 Hz, 50 VA				
Rozměry a hmotnost	313,1 × 160,8 × 122,4 mm; 3,2 kg				

Příslušenství

Standardní	4 x pasivní 150 MHz sonda (RP2200); logická sonda RPL1116 (pouze pro MSO), napájecí kabel; USB kabel; SW na CD
Volitelné (za příplatek)	Rack Mount Kit; vyšší hloubka paměti - 24M bodů (MEM-DS1000Z); příslušenství pro záznam v reálném čase a přehrávání (REC-DS1000Z); rozšířené možnosti spouštění - RS232/UART, I ² C, SPI, Runt, Windows, Nth Edge, Delay, Time Out (AT-DS1000Z); analýza sériových sběrnic RS232/UART, I ² C, SPI - funkce spouštění a dekodování (SA-DS1000Z); 16-bitová analýza pro radu DS1000 Plus - (MSO1000Z Upgrade Package)



RP2200



MSO1104Z, včetně dig. sondy

Logický analyzátor



1. POPIS

Logický analyzátor je určen pro analýzu komunikace mezi vývojovou deskou a moduly. Zařízení dokáže pracovat s více druhy napětí připojených modulů, což rapidně zvyšuje variabilitu. Tento hardware především šetří čas uživateli, který snadno diagnostikuje chyby v komunikaci modulů. Software podporuje širokou škálu komunikačních protokolů (SPI, IIC, UART, SMBus, I2S, CAN, Parallel, Custom, Search, Async, 1-Wire, PS/2).

Základní charakteristika:

- Připojení k PC prostřednictvím USB
- 8 kanálů pro připojení elektroniky
- Pracuje s různými vzor. frekvencemi (až 24 MHz)
- Pracuje s napětími 5, 3.3, 2.5, a 2 V (1.8 V není garantováno)
- Nutná instalace softwaru



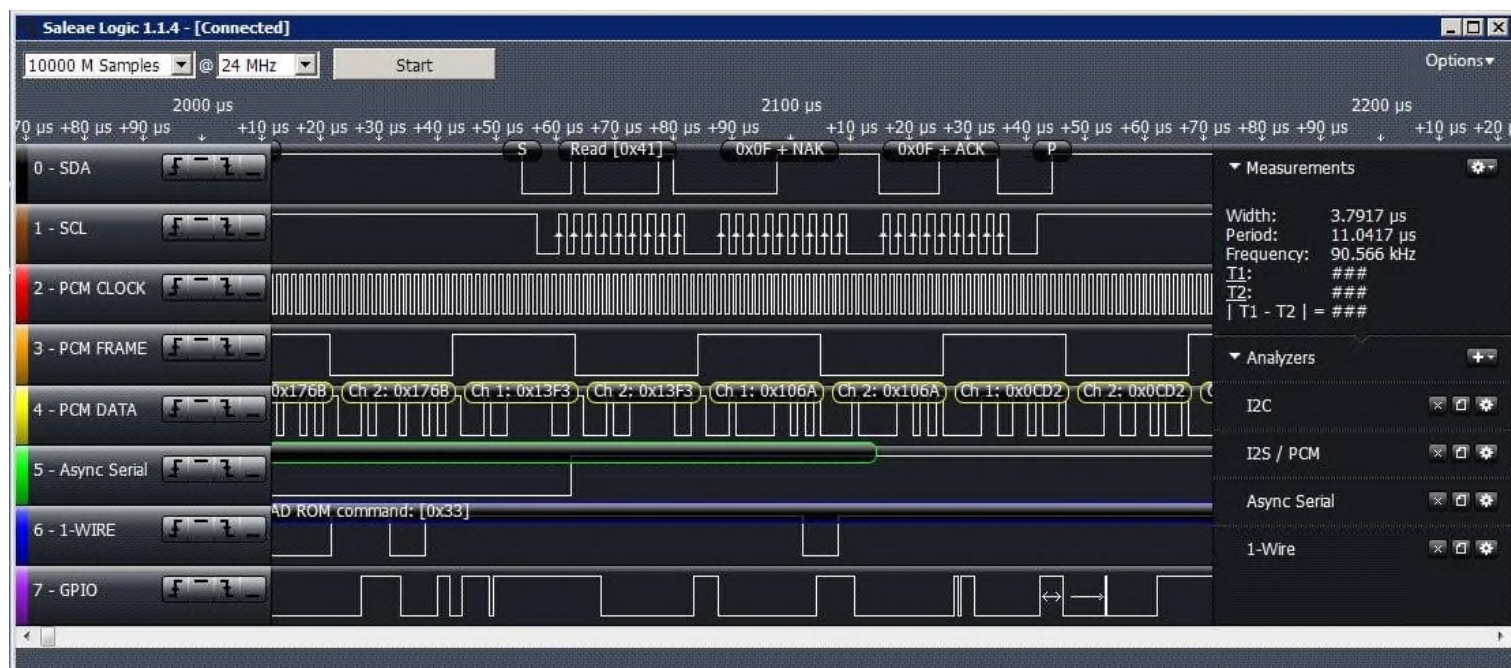
2. SPECIFIKACE

Počet kanálů	8	Vstupní napětí	-0,5 až 5,25 V
Vzorkovací frekvence	až 24 MHz	Napěťová úroveň log. 0	-0,5 až 0,8 V
Vstupní impedance	1 MΩ	Napěťová úroveň log. 1	2 až 5,25 V
Délka USB kabelu	71 cm	Rozměry analyzátoru (mm)	55 x 27 x 14

Poznámka: Msps – Mega-Samples per second

ECLIPSE^{RA} s.r.o. Distributor pro ČR.

Nutná instalace softwaru <https://www.saleae.com/downloads>



ASIX

SIGMA2

LOGIC ANALYZER



Referenční příručka

ASIX s.r.o.
Na Popelce 38/17
150 00 Praha 5 - Košíře

www.asix.cz

podpora@asix.cz

obchod@asix.cz

ASIX s.r.o. si vyhrazuje právo změny tohoto dokumentu, jehož aktuální podobu naleznete na Internetu.

ASIX s.r.o. nenese žádnou zodpovědnost za škody způsobené použitím produktu firmy ASIX s.r.o.

© Copyright by ASIX s.r.o.

18.1.2024

Obsah

1	Obecné informace	5	4.4.5	Ostatní nastavení spouštěcí podmínky	18
1.1	O zařízení	5	4.5	Práce s naměřenými daty	19
1.2	Vybalení analyzátoru	5	4.5.1	Posouvání a prohlížení	19
1.3	Ovládací prvky	6	4.5.2	Dekodér UART	20
1.4	Verze zařízení	6	4.5.3	Dekodér sběrnice SPI	21
2	První spuštění	7	4.5.4	Dekodér sběrnice I2C	21
2.1	Instalace na Windows	7	4.5.5	Dekodér sběrnice 1-Wire	22
2.2	Připojení k aplikaci	7	4.5.6	Dekodér sběrnice USB 1.1	22
2.3	Záznam dat	7		Instalace	23
3	Ovládací prvky	9		Co lze měřit	23
3.1	Indikátory a tlačítka	9		Připojení měřicího přípravku	23
3.2	Připojení měřené aplikace	9		Měření	24
4	Programové vybavení logických analyzátorů SIGMA a OMEGA	11		Zpracování	24
4.1	Zdroj vzorkovacích hodin	11		Prohlížení	24
4.1.1	Režimy práce	11		Hledání	25
4.1.2	Vzorkování externím hodinovým signálem	13		Propojení mezi oknem událostí a oknem analyzátoru	26
4.1.3	Časování v režimu asynchronních hodin	13		Slučování komunikace do stromů	26
4.2	Vstupní piny (Inputs)	13	4.6	Doplňkové funkce	26
4.3	Stopy (Traces)	14	4.6.1	Insider	26
4.4	Spouštěcí podmínka	15	4.7	Měření frekvence	29
4.4.1	Základní nastavení spouštěcí podmínky	15	4.8	Náhled pinů	29
4.4.2	Rozšířené nastavení spouštěcí podmínky	16	4.9	Dostupnost doplňkových funkcí	30
4.4.3	Pozice spouštěcí podmínky v měření	17	4.10	Automatizované měření s pomocí aplikace	30
4.4.4	Externí spouštění	18	4.11	Zásuvné moduly	30
			5	Používání logického analyzátoru	32
			5.1	Vzorkovací kmitočet	32
			5.2	Používání softwaru jako přenosný program	32

6 Použití Logického analyzátoru SIGMA2 pod Linuxem	34
7 Porovnání OMEGA a SIGMA2	36
8 Charakteristické údaje	37
9 Historie dokumentu	39

1

Obecné informace

1.1 O zařízení

Blahopřejeme Vám k zakoupení Logického analyzátoru SIGMA2. Logický analyzátor je vývojový prostředek určený k sledování a ladění aplikací používajících číslicovou (digitální) signalizaci s logickými úrovněmi TTL (a kompatibilními).

Logický analyzátor SIGMA2 je dodáván s vnitřní pamětí o velikosti 256 Mb a může zaznamenávat číslicové signály na 16 vstupech se vzorkovacím kmitočtem 50 Msps¹. Díky hardwarové kompresi dat je možné zaznamenávat vzorky po velmi dlouhou dobu, která však závisí na míře četnosti změn na vstupu. Při použití všech 16 vstupů je garantováno, že paměť vystačí na minimálně 14 milionů vzorků. Logický analyzátor SIGMA2 využívá pro napájení i přenos dat do PC sběrnici USB (Full-Speed, 12 Mbps). Po připojení k PC tedy není zapotřebí logický analyzátor napájet žádným zvláštním kabelem.

Hlavní rysy:

- Až 16 číslicových vstupů kompatibilních s TTL
- Vzorkovací kmitočet až 200 Msps (při omezeném počtu vstupů)
- Možnost vzorkovat od externího hodinového signálu až 49.9 MHz
- Vnitřní paměť o velikosti 256 Mb
- Komprese RLE
- Přizpůsobitelné spouštěcí podmínky
- Napájení a přenos dat po sběrnici USB

Poznámka: Logický analyzátor SIGMA je původní verze současného Logického analyzátoru SIGMA2. Analyzátor SIGMA byl v prodeji do listopadu 2011, kdy jej nahradil Logický analyzátor SIGMA2. Analyzátor SIGMA2 je svými vlastnostmi prakticky totožný s analyzátozem SIGMA. Jediné rozdíly lze najít v designu krabičky a v počtu a rozmístění indikačních LED a dále pak v tlačítku GO, původněm zavedeném na programátorech ASIX PRESTO a FORTE. Logické analyzátoři SIGMA a SIGMA2 jsou binárně kompatibilní, programové vybavení, které používalo Logický analyzátor SIGMA bude pracovat i s Logickým analyzátozem SIGMA2.

1.2 Vybalení analyzátoru

Po obdržení balíčku s logickým analyzátozem zkontrolujte obsah balíčku a vybalte všechna příslušenství. Zkontrolujte zda obsah nejeví známky mechanického nebo elektrického poškození, které mohly nastat během přepravy a v případě podezření na poškození kontaktujte neprodleně přepravní společnost. Každé balení logického analyzátoru obsahuje tato příslušenství:

- Logický analyzátor SIGMA2
- Propojovací kablíky:
 - s 20 jednotlivými piny (SIGMACAB)
 - s 20 pinovou hlavičkou (SIGCAB20)
 - s 10 pinovou hlavičkou (SIGCAB10)
- USB kabel (typ A-B)
- Volitelné příslušenství (může být přibalené zvlášť):
 - Sada 10 barevných háčků (PicoHook10)

Zkontrolujte, že všechny objednané položky byly přibaleny. V případě, že některá z položek chybí, prosíme, neprodleně kontaktujte Vašeho dodavatele.

1.3 Ovládací prvky



Obr. 2: Ovládací prvky analyzátoru SIGMA2

Ovládací prvky

1	USB port
2	Indikační LED diody
3	Tlačítko Start/Stop/Trigger
4	Měřicí rozhraní

1.4 Verze zařízení

Dodaný logický analyzátor může být dodán v různé hardwarové a softwarové verzi. Tento uživatelský manuál popisuje vlastnosti a možnosti logického analyzátoru ve spojitosti se softwarovým vybavením **Logic Analyzer**

^{UPCE č. smlouvy 2480/25, č. průvodky 4602}
verze 3.03. Na webových stránkách www.asix.cz přístupných přes Internet je vždy k dispozici poslední verze softwarového vybavení a to zdarma. V nových verzích jsou pravidelně opravovány nalezené chyby a jsou k dispozici nové užitečné možnosti. Kromě hlavního programu **Logic Analyzer** jsou také k dispozici i jiné drobné programy ("utility"), které mohou nést jiné číslo verze.

Obchodní název	Sériová čísla	Na trhu	
SIGMA	Od A6010001	Od roku 2007	Již není v prodeji
SIGMA 2	Od A6020001	Od roku 2011	Levný
OMEGA	Od A6030001	Od roku 2012	Vlajková loď

Tab. 1: Verze logických analyzátorů

Softwarové vybavení podporuje všechny základní funkce logických analyzátorů uvedených v tabulce, ale dostupnost pokročilých funkcí se může lišit. Tento manuál popisuje dostupné funkce hardwarového a softwarového vybavení, které je k dispozici pro Logický analyzátor SIGMA2.

Podrobná srovnávací tabulka logických analyzátorů je k dispozici v kapitole [Porovnání OMEGA a SIGMA2](#).

¹ Msps = Mega samples per second - milionů vzorků za sekundu

2

První spuštění

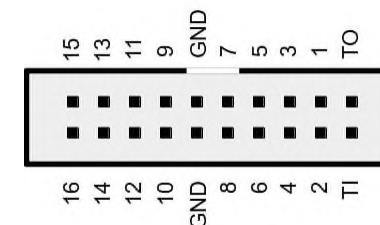
Před tím, než poprvé připojíte Váš logický analyzátor k PC, si prosím podrobně prostudujte obsah této kapitoly. Předejdete tím případným budoucím problémům. Po prostudování této kapitoly budete umět ovládat základní funkce logického analyzátoru.

2.1 Instalace na Windows

Nainstalujte do Vašeho počítače *ASIX SIGMA & OMEGA Application Package*, který je ke stažení na Internetu na adrese www.asix.cz. Pravidelně kontrolujte, zda není na webové stránce k dispozici nová verze. V nových verzích jsou pravidelně opravovány nalezené chyby a jsou k dispozici nové užitečné možnosti. Software je k dispozici ke stažení vždy zdarma. Logický analyzátor SIGMA2 je USB zařízení, k jeho činnosti v operačním systému Windows je tedy nutný ovladač. Tento ovladač je ve všech moderních verzích Windows instalován automaticky při instalaci softwarového balíčku. Po připojení Logického analyzátoru SIGMA2 do USB portu v počítači nebo USB hubu se po dokončení instalace rozsvítí zelená LED ON-LINE a logický analyzátor je možné najít ve Správci zařízení jako bezchybně pracující.

2.2 Připojení k aplikaci

Logický analyzátor SIGMA2 je vybaven 16 vysokoimpedančními vstupy s logickými úrovněmi kompatibilními s TTL a dále pomocnými vstupy a výstupy *Trigger In* a *Trigger Out*.



Obr. 3: Připojení k aplikaci

Vždy nejprve propojte zemní potenciály mezi měřenou aplikací a logickým analyzátozem a teprve potom propojte jednotlivé vstupy. *Pamatujte, že Logický analyzátor SIGMA2 propojuje zem počítače a měřené aplikace.*

Pro použití některé z dostupných funkcí na *Trigger In* a *Trigger Out* použijte menu **Settings** → **Trigger Options...**, záložku **Other Settings**.

Varování: *Trigger In* a *Trigger Out* nejsou 5V tolerantní!

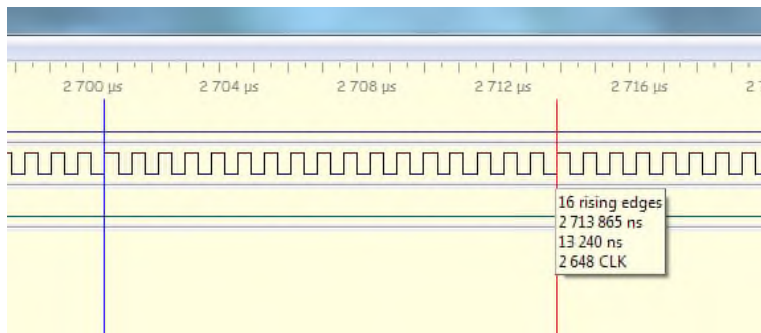
Poznámka: Je třeba zvážit kapacitu a délku propojovacích kablíků mezi analyzátozem a aplikací, protože může docházet k přeslechům na rychlých signálech. Pro středně rychlé signály je vhodné jednotlivé vodiče dodaného kablíku rozdělit pro snížení kapacit mezi sousedními vodiči. V případě vysokorychlostních signálů je použití kablíku v zásadě nedoporučeno a je vhodné analyzátor připojovat přímo k aplikaci.

2.3 Záznam dat

Pomocí start menu spusťte aplikaci ASIX SIGMA & OMEGA Logic Analyzers. Měření lze zahájit stiskem klávesy **Enter**. Paměť analyzátoru SIGMA2 bude nejspíše stačit na několik minut záznamu, proto můžete záznam předčasně ukončit opětovným stiskem tlačítka *Stop Acquisition Now* (nebo klávesy **Enter**).

- Pro přiblížení zvýrazněte stisknutím a tahem myši určitou oblast nebo použijte klávesy + nebo *.

- Pro oddálení lze použít klávesy -, **Backspace** nebo /.
- Pro přibližování a oddalování lze také použít kolečko myši při současném držení klávesy **Ctrl**.
- Pro posun použijte šipky na klávesnici →, ←, **Page Down**, **Page Up**, nebo kolečko myši.
- Pro skákání po hranách na určitém řádku použijte klávesy **Alt+←/Alt+→**.
- Pro přeskočení kurzoru myši z řádku na řádek použijte klávesy ↑ a ↓.
- Pro měření délky signálu, periody, kmitočtu nebo počtu hran použijte klávesy **Spacebar**, **F** a **Q**.
- Pro nastavení spouštěcí podmínky použijte klávesu **T** (T jako *trigger*).
- Pro nastavení možností zdroje vzorkovacího signálu použijte klávesu **C** key (C jako *clock*).



Obr. 4: Počítání počtu hran v provedeném záznamu

Logický analyzátor podporuje dekodéry protokolů. Pro jejich nastavení a přidání nového řádku klikněte dvojklikem na název libovolného řádku v levé části okna. Každý dekodér protokolu musí být na svém samostatném řádku. Tento řádek se nazývá *trace*.

3

Ovládací prvky

3.1 Indikátory a tlačítka

Logický analyzátor indikuje svůj stav pomocí dvou dvoubarevných LED diod.

●● **ONLINE / BUSY (zelená/žlutá LED)**

● **nic:** Analyzátor SIGMA2 se nachází v nízkopříkonovém stavu (například po zaklapaní víka notebooku) nebo USB ovladač není nainstalován (pouze Windows) nebo není přijímán synchronizační signál (během synchronizace více jednotek)

● **zelená:** Analyzátor SIGMA2 je připraven k činnosti

● **žlutá:** Analyzátor SIGMA2 provádí záznam dat

●● **TRIGGER STATUS (červená/žlutá LED)**

● **nic:** Spouštěcí podmínka není detekována

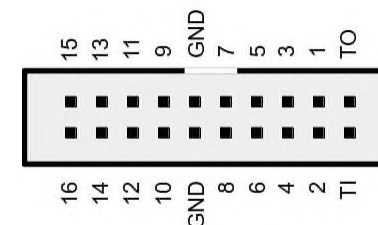
● **červená:** SIGMA2 čeká na spouštěcí podmínku

● **žlutá:** Blikne při každé detekci spouštěcí podmínky

Pomocí tlačítka GO lze analyzátor pohodlně ovládat. Podle okolností mění pracovní stav analyzátoru. Pokud je tlačítko stisknuto v době nečinnosti, je spuštěno měření. Pokud je tlačítko stisknuto, když analyzátor měří, je vyvolána softwarová spouštěcí podmínka. Pokud je

UPCE č. smlouvy 2480/25, č. průvodky 4602
tlačítko stisknuto po detekci spouštěcí podmínky, měření je ukončeno a zahájí se stahování naměřených dat do PC.

3.2 Připojení měřené aplikace



Obr. 5: Připojení měřené aplikace

Logický analyzátor SIGMA2 je vybaven šestnácti vysokoimpedančními číslicovými vstupy s napěťovými úrovněmi TTL. Pro zajištění nezapojených vstupů jsou na každém vstupu zapojeny pull-down rezistory o velikosti 1 MΩ. Dále je možné využít funkce *Trigger In* a *Trigger Out* a funkci *Power Output*¹, která je k dispozici na pinu *Trigger In*.

Varování: Mezní hodnota napětí na pinech *Trigger In* a *Trigger Out* je 3.6V. Piny *Trigger In* a *Trigger Out* nejsou 5V tolerantní!

Pro nastavení funkcí na pinech *Trigger In* a *Trigger Out*, otevřete menu **Settings** → **Trigger Options...**, záložku **Other Settings**.

Číslicové vstupy na logickém analyzátoru jsou zorganizovány do dvou osmivstupových portů (vstupy 1 až 8 jsou port 1, vstupy 9 až 16 jsou port 2). Rozdíl ve zpoždění průchodu signálu (skew) mezi vstupy v jednom portu je relativně malý, zatímco rozdíl ve zpoždění mezi vstupy mezi jednotlivými porty může být výrazně větší.

Při připojování logického analyzátoru k aplikaci vždy

propojte nejprve zem a teprve následně požadované vstupy. Logický analyzátor SIGMA2 galvanicky propojuje zem vašeho PC a zem aplikace.².

	min.	typ.	max.	
V_{IL} Vstupní napětí - úroveň L			0.8	V
V_{IH} Vstupní napětí - úroveň H	2.0			V
V_{IN} Mezní hodnoty napětí, vstupy 1 až 16	-0.3		5.5	V
V_{IN} Mezní hodnoty napětí, trigger I/O	-0.3		3.6	V
t_{sksp} Rozdíl ve zpoždění průchodu signálu (jeden port)		1		ns
t_{skbp} Rozdíl ve zpoždění průchodu signálu (mezi porty)		4.8		ns

Tab. 2: Elektrické specifikace vstupů

Poznámka: Je třeba zvážit kapacitu a délku propojovacích kablíků mezi analyzátozem a aplikací, protože může docházet k přeslechům na rychlých signálech. Pro středně rychlé signály je vhodné jednotlivé vodiče dodaného kablíku rozdělit pro snížení kapacit mezi sousedními vodiči. V případě vysokorychlostních signálů je použití kablíku v zásadě nedoporučeno a je vhodné analyzátor připojovat přímo k aplikaci.

¹ V případě potřeby je možné použít převodník logických úrovní napájený přímo z Logického analyzátoru SIGMA2. Napájení je možné zajistit díky funkci *Power Output*, která je k dispozici na pinu *Trigger In*.

² V případě použití galvanického izolátoru USB, určeného pro rychlost USB Full-Speed (12 Mbps), budete moci využít jedinečnou vlastnost Logického analyzátoru SIGMA2: Logický analyzátor stahuje přednostně ta data, která jsou právě zobrazena. Při posunutí zobrazení okna, se nová data stáhnou prakticky ve stejném čase, jako je stačíte přehlednout.

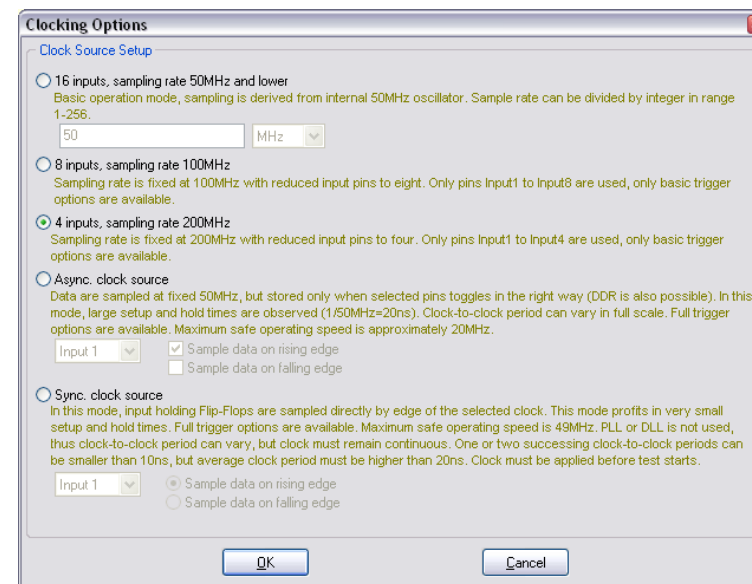
4

Programové vybavení logických analyzátorů SIGMA a OMEGA

4.1 Zdroj vzorkovacích hodin

4.1.1 Režimy práce

Logický analyzátor SIGMA2 může pracovat v různých režimech, které jsou přizpůsobeny tak, aby co nejlépe vyhovovaly uživateli a laděné aplikaci (počet vstupů, vzorkovací kmitočet, atd...). Režim práce lze zvolit v menu **Settings** → **Clock source**.



Obr. 6: Režimy práce

Režimy práce:

Základní režim

16 vstupů, vzorkovací kmitočet 50 Msps.
Základní režim práce, vzorkovací kmitočet je odvozen od integrovaného oscilátoru. Vzorkovací kmitočet je možné dále dělit 2 až 256 pro dosažení delších měření.¹

Zvýšený vzorkovací kmitočet na 100 Msps

8 vstupů, vzorkovací kmitočet 100 Msps.
Při použití pouze osmi vstupů je možné zvýšit vzorkovací kmitočet na dvojnásobek. Použité vstupní piny jsou z portu 1 (vstupy 1 až 8).

Zvýšený vzorkovací kmitočet na 200 Msps

4 vstupy, vzorkovací kmitočet 200 Msps.
Při použití pouze čtyř vstupů je možné zvýšit vzorkovací kmitočet na čtyřnásobek. Použité vstupní piny jsou 1 až 4.

Asynchronní hodiny

16 vstupů, ukládá se jen v případě, že zvolený vstup změnil polaritu.

Logický analyzátor vzorkuje se stejným nastavením jako v případě základního režimu (16 vstupů, 50 Msps), ale vstupy jsou uloženy vždy jen v případě, že zvolený vstup (asynchronní hodiny) změnil logickou úroveň. Jako spouštěcí podmínka může být zvolen přechod z úrovně L do H (rising edge), přechod z úrovně H do L (falling edge) nebo libovolný přechod (both edges). Maximální kmitočet zvoleného vstupu může být cca 20 MHz při splnění podmínky 50% střídání. Maximální vzorkovací kmitočet a přesnost vzorkování v režimu asynchronních hodin je podstatně nižší než v režimu externího vzorkovacího signálu, je však možné zaznamenat časovou osu. Z důvodu záznamu časové osy je potřebné množství paměti v tomto režimu v porovnání s režimem s externími hodinami výrazně vyšší a to z důvodu, že je prováděn také záznam časové osy.

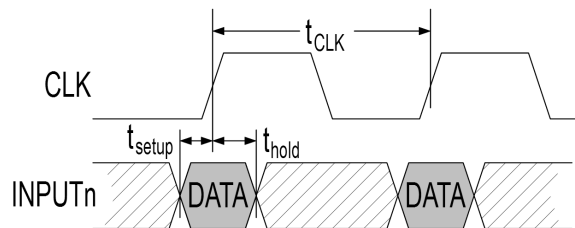
Režim s externím vzorkovacím signálem

15 vstupů, externí vzorkovací signál.

Externí vzorkovací hodiny mohou být připojeny na vstup 1 nebo vstup 9. Je možné vybrat vzorkování od náběžné nebo seděžné hrany, nikoli však obě (režim DDR není podporován). Kmitočet vzorkovacích hodin musí být v rozsahu 1 MHz až 49,9 MHz. Díky tomu, že vzorky jsou ukládány do paměti typu FIFO o hloubce 16 vzorků, je možné, aby hodinový signál neměl konstantní kmitočet, ale je třeba dodržet, aby každých 320,64 ns bylo vždy nejvýše 16 vzorků. Perioda vzorkovacího signálu může být pak snížena až na 10 ns. Z důvodu použití sekvenční logiky v logickém analyzátoru, je nezbytné, aby vzorkovací kmitočet byl přítomen před i po vlastní době měření, jinak se může stát, že začátek a konec měření nebude zaznamenán. Tento režim je vhodný pro záznam průběhů například na synchronní sběrnici procesoru.

Poznámka: V každém režimu záznamu je vždy použita hardwarová komprese dat (použití RLE, Huffmanova kódování a jejich kombinace). Díky tomuto kódování je možné zaznamenávat po velmi dlouhou dobu i pomalu běžící signály na plném vzorkovacím kmitočtu. Přesná úroveň komprese vždy závisí na typu dat, která jsou ukládána.

4.1.2 Vzorkování externím hodinovým signálem



Obr. 7: Časování vzorkování

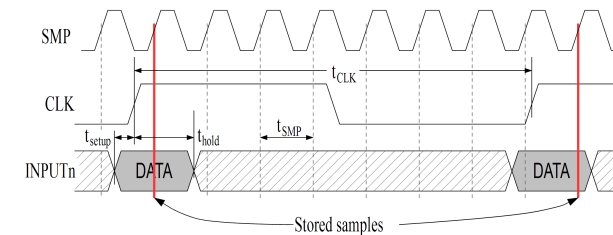
Všechna časování jsou měřena na vstupním konektoru. Při vysokých vzorkovacích kmitočtech může být nezbytné pro dodržení potřebného časování použití speciálních připojovacích kabelů a zesilovačů.

	Typ.	Max.	
t_{setup} Doba předstihu	3.55	8.30	ns
t_{hold} Doba přesahu	-0.55	3.75	ns

Tab. 3: Časování vzorkování

Logický analyzátor OMEGA umožňuje dosažení lepších parametrů doby předstihu t_{setup} a doby přesahu t_{hold} .

4.1.3 Časování v režimu asynchronních hodin



Obr. 8: Vzorkování s asynchronními hodinami

Všechna časování jsou měřena na vstupním konektoru.

	Min.	Typ.	Max.	
t_{SMP} Vzorkovací perioda		20		ns
t_{CLK} Perioda vstupních hodin	50			ns
t_{setup} Doba předstihu dat		2.5	7.3	ns
t_{hold} Doba přesahu dat		22.7	27.5	ns

Tab. 4: Časování vzorkování s asynchronními hodinami

Logický analyzátor OMEGA umožňuje v režimu s externím vzorkovacím kmitočtem a asynchronní časovou osou dosažení lepších parametrů doby předstihu t_{setup} a doby přesahu t_{hold} .

4.2 Vstupní piny (Inputs)

Termínem vstup (**input**) se označují vstupy logického analyzátoru přítomné přímo na konektoru pro připojení měřené aplikace. Logický analyzátor používá na každém vstupu logické úrovně kompatibilní s TTL, 5V a 3,3V CMOS. Jednotlivé vstupy lze vypínat, pokud pro měření nejsou potřeba a jejich vstupní hodnota se liší od úrovně L, čímž se sníží nároky na potřebné množství paměti

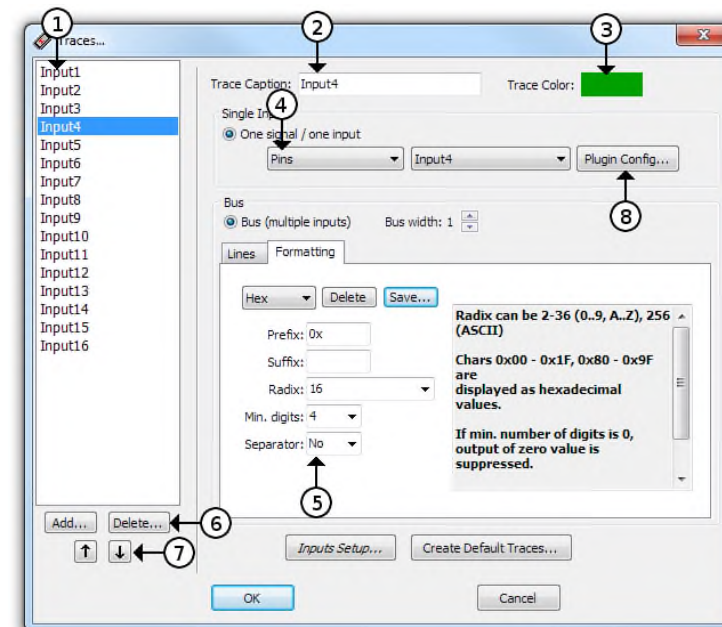
potřebné pro záznam měření. Pokud jsou nevyužité vstupy v úrovni L (slabé stahovací odpory to zaručí), množství paměti ušetřené vypnutím vstupů je zanedbatelné.

Počet a rozmístění použitých vstupů lze nastavit v dialogu *Input Settings*, který se otevře v menu **Settings** → **Inputs Setup** nebo pomocí klávesy **I**.

4.3 Stopy (Traces)

Výrazem stopa (**trace**) se označuje řádek, kde jsou vyobrazena naměřená data. Běžná stopa je přímo zobrazením jednoho vstupu nebo kombinací několika vstupů jako sběrnice (bus), případně jedna stopa může zobrazovat výstup jednoho dekodéru protokolů. Jeden vstup lze zobrazit v libovolném množství stop.

Stopy se nastavují v dialogu *Traces*. Toto okno lze otevřít pomocí nabídky menu **Settings** → **Traces Setup** nebo pomocí klávesy **Ctrl+T**.



Obr. 9: Dialog nastavení stop (Traces)

Dialog nastavení stop (trace)

- 1 Seznam stop**
Vždy se upravuje právě vybraná stopa.
- 2 Popisek stopy**
Stopa může mít libovolný název. Přítomnost nebo absenci negovacího znaku na začátku lze použít při psaní výrazů.
- 3 Barva stopy**
Barva se může ještě smíchat s barvou pro úroveň 0 a 1.
- 4 Výběr vstupu**
Výběr vstupu, ať fyzického nebo z dekodéru. Pokud je vybraný dekodér, lze ho rovnou nastavit pomocí tlačítka *Plugin Config...* (8).
- 5 Počet vstupů ve sběrnici**

s různorodým nastavením.

4.4.1 Základní nastavení spouštěcí podmínky

Zobrazovaná hodnota sběrnice může mít předponu a příponu (*prefix* a *suffix*), lze zvolit číselnou soustavu (*radix*) v rozsahu od 2 do 36.

6 Přidání a smazání stopy

Pro přidání stopy slouží tlačítko Add..., pro smazání vybrané stopy tlačítko Delete...

7 Posun stopy nahoru nebo dolů

Pro posun vybrané stopy nahoru nebo dolů klikněte na tlačítko. Lze také použít klávesové zkratky **Shift** + ↑ and **Shift** + ↓.

8 Nastavení zásuvných dekodérů

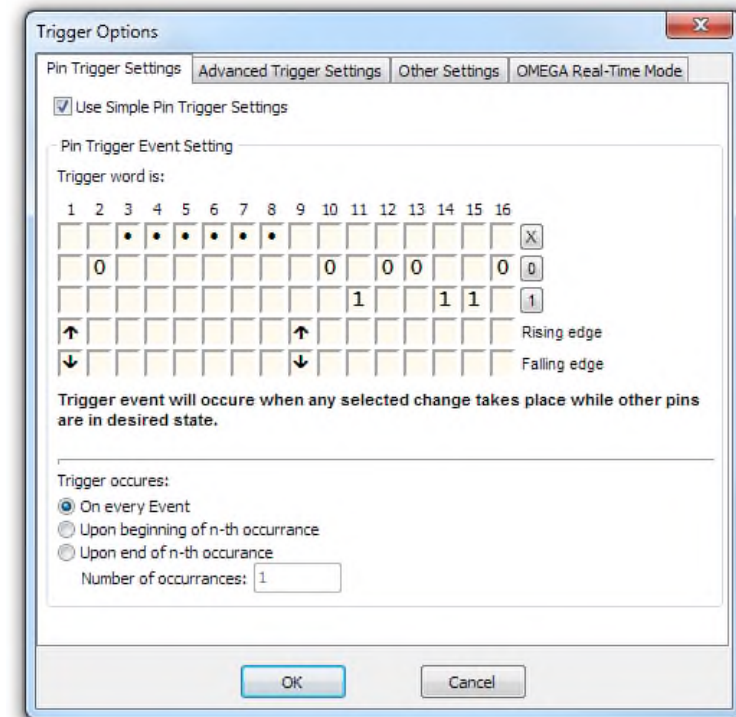
Pokud je jako vstup vybrané stopy zvolen zásuvný dekodér, lze ho rovnou nastavit pomocí tlačítka *Plugin Config Dialog*.

Pokud je stopa nastavena jako sběrnice, hodnota se zobrazuje v uživatelsky nastavitelném formátu. Číselná soustava (*radix*) může být nastavena libovolně v rozsahu 2 až 36 (jako cifry 10-35 se použijí znaky A-Z). Hodnotu lze také zobrazit jako znak ASCII, přičemž hodnoty, které v ASCII představují netisknutelné znaky jsou zobrazeny jako šestnáctkové hodnoty. Zobrazované hodnoty mohou mít zvolenou předponu nebo příponu a mohou být zleva doplněny nulami. Lze zvolit oddělovač cifer, například po třech (tisíce v desítkové soustavě) nebo čtyřech (ve dvojkové soustavě).

4.4 Spouštěcí podmínka

Spouštěcí podmínku lze nastavit v dialogu *Trigger Options*. Tento dialog lze vyvolat z menu pomocí **Settings** → **Trigger Setup** nebo stiskem klávesy **T**.

Dostupnost některých spouštěcích podmínek závisí na nastavení zdroje vzorkovacího kmitočtu. Pro režimy se zvýšeným vzorkovacím kmitočtem jsou dostupné pouze základní spouštěcí podmínky s volbou čísla vstupu a typu hrany (náběžná / seběžná), zatímco v základním nastavení vzorkovacího kmitočtu s maximálním dostupných počtem vstupů je možné nastavit spouštěcí podmínku buď jednoduše (zvolená kombinace vstupů a hran) nebo zvolit rozšířené nastavení spouštěcí podmínky



Obr. 10: Základní nastavení spouštěcí podmínky

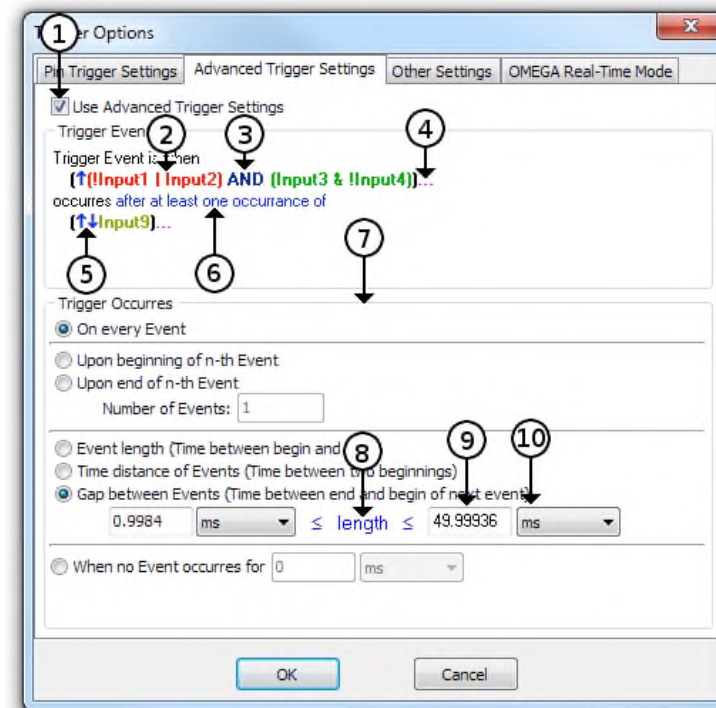
V základním (jednoduchém) nastavení spouštěcí podmínky lze nastavit spouštěcí podmínku jako kombinaci úrovní jednotlivých vstupů a hran.

Poznámka: Ačkoliv požadovat ve spouštěcí podmínce detekci hrany na dvou a více vstupech je trochu ošemetné, logický analyzátor takové nastavení umožňuje a to až na dvou různých vstupech. Spouštěcí podmínka je potom vyhodnocena jako kladná v případě, že hrany byly detekovány v rámci jedné periody pracovního kmitočtu vyhodnocovacího obvodu, která je 20 ns. Takovéto nastavení spouštěcí podmínky může pomoci při hledání problémů se souběhem (race condition), ale je třeba zdůraznit, že pravděpodobnost zachycení a spuštění je diskutabilní.

Měření může být spuštěno buď při prvním nadetekování spouštěcí podmínky nebo může být nastaven čítač detekcí.

4.4.2 Rozšířené nastavení spouštěcí podmínky

V rozšířeném nastavení spouštěcí podmínky je možné zadat výraz spouštěcí podmínky jako jednu nebo více booleovských funkcí a dále případně použít čítač nebo zpožďovač.



Obr. 11: Rozšířené nastavení spouštěcí podmínky

Dialog rozšířeného nastavení spouštěcí podmínky

- 1 **Zatržítka výběru pokročilých funkcí**
- 2 **Spouštěcí maska**
Maska může být tvořena libovolným počtem vstupů. Jednotlivé vstupy mohou být navzájem spojeny libovolnou funkcí AND, OR, NAND nebo NOR, ale nikoliv jejich kombinací.
- 3 **Booleovská funkce mezi maskami**
Libovolná booleovská funkce z výběru AND, NAND, OR, NOR, XOR, XNOR.
- 4 **Přidání nové masky a spojovací funkce**
Novou masku a funkci lze přidat kliknutím na tři tečky.
- 5 **Unární operátor detekce hrany**

Před každou masku lze vložit operátor. Bud' zde nemusí být nic (ekvivalence), nebo zde může být inverze nebo detekce hrany (*náběžná hrana, seběžná hrana, obě hrany*).

6 Vypnutí a zapnutí předpodmínky

Kliknutím na modrý text lze zakázat nebo povolit detekci *předpodmínky*. Po zapnutí této funkce začne být skutečná spouštěcí podmínka detekována až po nadetekování alespoň jedné předpodmínky.

7 Rozšířený čítač a zpožďovač.

Za pomoci čítače a zpožďovače lze nastavit spouštěcí podmínku v závislosti na délce události.

8 Přepínač podmínky kratší než / delší než / v délce od-do

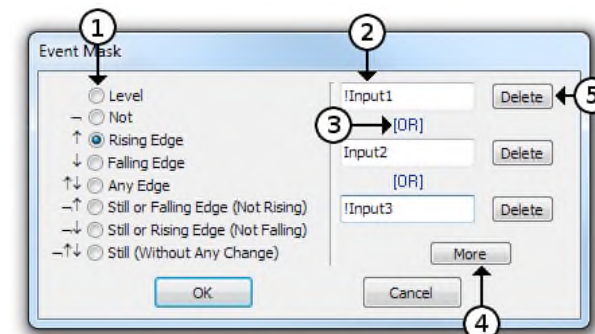
Kliknutím na modrý nápis *length* lze volit jednu ze tří možností porovnávání.

9 Hodnota časovače

Časovač lze nastavit ve velkém rozsahu hodnot, ale u vyšších hodnot nastavení je použita nejprve dělička, která snižuje rozlišení čítače. Proto se vyplněná hodnota zaokrouhlí na nejbližší možnou skutečnou hodnotu.

10 Výběr jednotky času

Poznámka: V obvodu spouštěcí podmínky jsou k dispozici celkem tři masky. Pro vlastní spouštěcí podmínku je vždy potřeba alespoň jedna, pro předpodmínku lze tedy použít nejvýše dvě masky.



Obr. 12: Masky rozšířeného nastavení spouštěcí podmínky

Výběr masky

1 Výběr unární funkce nebo detektoru hrany

2 Výraz označující vstup nebo stopu

Výraz může obsahovat také znaménko negace anebo v případě *stopy* rovnou porovnání s konkrétní hodnotou².

3 Výběr spojovací funkce

Spojovat lze buď pomocí *AND* nebo *OR*.

4 Přidání nového řádku s výrazem

5 Smazání jednoho řádku

Tato metoda umožňuje nastavení složité složené spouštěcí podmínky, což umožňuje přesně podchytit požadovaný okamžik spuštění, ne každou podmínku umí hardware zachytit. Pokud je zadaný výraz příliš složitý na to, aby jej bylo možné přenést do Logického analyzátoru SIGMA2, v dialogu se objeví varování a žlutý vykřičník, kterým je indikován tento stav.

4.4.3 Pozice spouštěcí podmínky v měření

Dobu měření po detekci spouštěcí podmínky (*Post-Trigger Time*) lze nastavit na záložce ostatní (**Other Trigger Settings**) v dialogu spouštěcí podmínky (**Trigger Options**). Nastavuje se množství paměti logického

analyzátoru, které smí být zaplněno daty měření po nadetektování spouštěcí podmínky. Zbytek paměti je rezervován pro data měření před spouštěcí podmínkou (*Pre-Trigger Time*). Pokud byla spouštěcí podmínka nadetkována dříve než po zaplnění části paměti určené pro data před spouštěcí podmínkou, zbylá paměť se nevyužije (ctí se nastavená velikost paměti po detekci spouštěcí podmínky). Pokud bylo před příchodem spouštěcí podmínky využito více paměti, než kolik je rezervováno pro data před příchodem spouštěcí podmínky, začátek měření se přepíše.

Velikost paměti rezervované na měření po detekci spouštěcí podmínky (*Post-Trigger Time*) lze nastavit v rozsahu 1-99% po krocích 1%. Přesnost nastavení je $\pm 1\%$.

4.4.4 Externí spouštění

Logický analyzátor SIGMA2 má vstup (*Trigger In*) a výstup (*Trigger Out*) vyhrazené pro spouštěcí podmínku (na kablíku CAB20LA se jedná o piny s popiskem **TI** a **TO**). Na výstupu *Trigger Out* může být naprogramována funkce 3.3V CMOS výstupu s impedancí 1k Ω s negativní nebo pozitivní logikou a nebo výstup s otevřeným kolektorem. Při detektování spouštěcí podmínky bude výstup aktivován dle nastavení, na 1 μ s nebo 1 ms.

Vstup *Trigger In* může být nastaven na pozitivní nebo negativní logiku. Na tomto pinu (*Trigger In*) je také možné zapnout funkci *Power Out* - výstup napájení.

Aktivace výstupu na pinu *Trigger Out* nemusí být nutně od detekce spouštěcí podmínky, ale lze zvolit některé z níže uvedených funkcí a v některých případech i jejich kombinací:

- Aktivací vstupu *Trigger In*.
- Spuštění měření spouštěcí podmínkou.
- Spuštění měření tlačítkem GO.
- Spuštění měření z aplikace v PC.
- Po celou dobu měření.
- Od spuštění spouštěcí podmínkou až do konce měření.

	Min.	Typ.	Max.	
V_{IL} Vstupní napětí - úroveň L			0.8	V
V_{IH} Vstupní napětí - úroveň H	2.0			V
V_{IN} Mezní hodnoty napětí	-0.3		3.6	V
V_{PO} Napájecí výstup na Trigger In		3.3		V
I_{PO} Proud napájení na Trigger In			100	mA

Tab. 5: Vstup a výstup *Trigger In/Out*

Varování: Mezní hodnota napětí na pinech *Trigger In* a *Trigger Out* je 3.6V. Piny *Trigger In* a *Trigger Out* nejsou 5V tolerantní!

4.4.5 Ostatní nastavení spouštěcí podmínky

Při běžném měření se měření spustí detekcí první spouštěcí podmínky, případně po dočítání čítače nebo zpoždovače. Při této příležitosti blikne *Trigger LED*. Všechny ostatní detekce spouštěcí podmínky jsou následně ignorovány, LED však může být nastavena tak, aby na ni reagovala.

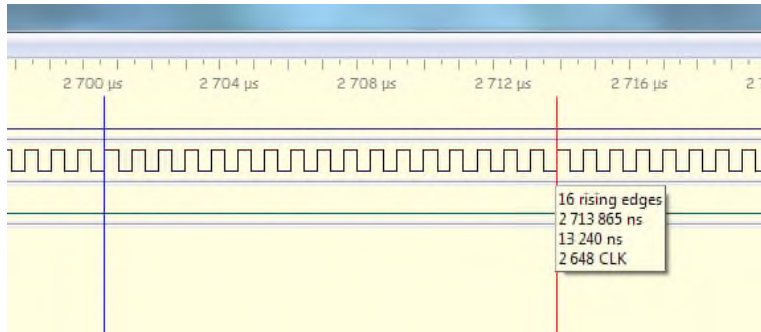
4.5 Práce s naměřenými daty

4.5.1 Posouvání a prohlížení

Posouvat náhled lze pomocí klávesnice, myši nebo kombinací obou.

Akce	Klávesnice nebo myš
Posun okna podél času	Šipky ← nebo →
	Kolečko myši
	Ctrl a posun myši
Přibližování a oddalování	Klávesa + nebo -
	Ctrl a kolečko myši
	Zvýraznění tahem myši
Krok zpět posunu / přiblížení / oddálení	Backspace
Přiblížení 50×	Klávesa *
Oddálení na celé měření ³	Klávesa /
Skok na konec měření ³	Klávesa End
Skok na spouštěcí podmínku ³	Klávesa Home
Posun myši na jinou stopu	Šipky ↑ or ↓
Posun na další hranu na zvolené stopě	Alt +→ or Alt +←
Vložení záložky	Ctrl + Shift + 0 to 9
Skok na záložku	Ctrl + 0 to 9
Vložení značky	Klávesa Space
Spočtení hran	Klávesa Q
Přehazování mezi měřením periody a kmitočtu	Klávesa F
Možnosti počítání hran	Klávesy QQ (2× rychle za sebou)

Tab. 6: Používání klávesnice a myši pro posun v měření

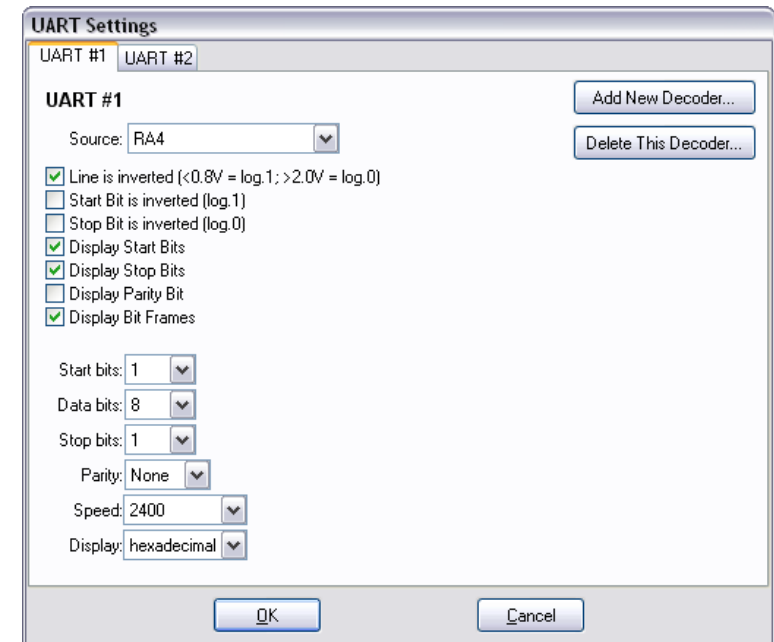


Obr. 13: Počítání hran v naměřených datech

Poznámka: Některé uvedené vlastnosti a ovládání jsou implementovány v zásuvných modulech, které jsou součástí instalace. Pokud budou tyto zásuvné moduly deaktivovány nebo vyměněny, chování programu se může lišit.

4.5.2 Dekodér UART

Dekodér UART zobrazuje zachycené průběhy jako znaky ASCII nebo jako desítková nebo šestnáctková čísla.



Obr. 14: Dekodér UART

Lze nastavit tyto možnosti:

Vstup

Výběr vstupního pinu.

Polarita linky

Toto nastavení může být vhodné při přímém připojení napětově omezné linky RS232 (mějte na paměti mezní hodnoty napětí na vstupech logického analyzátoru).

Převrácení start bitu

Převrácení start bitu a klidového stavu linky.

Převrácení stop bitu

Převrácení stop bitu.

Zobrazení bitových rámců

Tato možnost povolí zobrazování rámců jednotlivých bitů.

Počet datových bitů

Počet bitů v jednom slově lze nastavit od **1** do **16**.

Počet start bitů

Počet start bitů lze nastavit na **1** nebo **2**.

Počet stop bitů

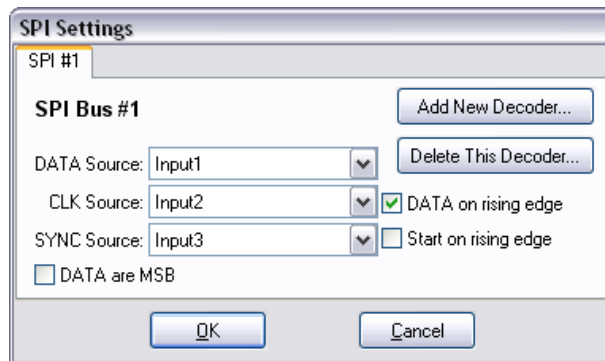
Počet stop bitů lze nastavit na **0**, **1** nebo **2**.

Parita

Dekodér může kontrolovat paritu. Paritu lze nastavit na **žádnou**, **sudou**, **lichou**, **mark (1)**, **space (0)**.

4.5.3 Dekodér sběrnice SPI

Dekodér zobrazuje data ze sběrnice SPI jako šestnáctková čísla. Pro správnou funkčnost je nezbytné nastavit jeden datový, jeden hodinový vstup a také jeden vstup, který zajistí synchronizaci na celé byty.



Obr. 15: Dekodér sběrnice SPI

Lze nastavit tyto možnosti:

Vstupní datový pin

Tři vstupní piny pro *data*, *hodiny* a *synchronizaci* (např. -CS).

Polarita hodin

Zda jsou data sejmuta na *náběžnou* nebo *seběžnou* hranu.

Pořadí bitů

Pořadí bitů - první s nejvyšším významem (*MSB first*) nebo první s nejnižším významem (*LSB first*).

Polarita synchronizace

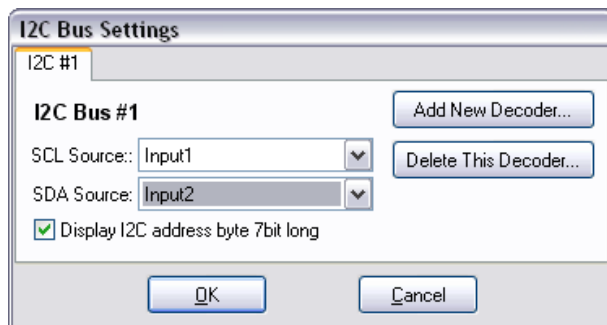
Hrana, na kterou je proveden reset čítače bitů v bytu. Může být nastaven na **seběžnou** nebo **náběžnou**.

Délka datových polí

Umožňuje zadat délku jednotlivých datových polí v pořadí jak jsou za začátkem rámce (SYNC). Jedno nebo více posledních polí může být uzavřeno závorkami, (například: 12,(8,16)) kterými se volí opakování.

4.5.4 Dekodér sběrnice I2C

Dekodér zobrazuje data ze zachycených průběhů sběrnice I2C. Zobrazují se start bity, stop bity, adresy, potvrzovací bity a přenášená data jako čísla v šestnáctkové soustavě.



Obr. 16: Dekodér sběrnice I2C

Lze nastavit tyto možnosti:

Vstupní piny

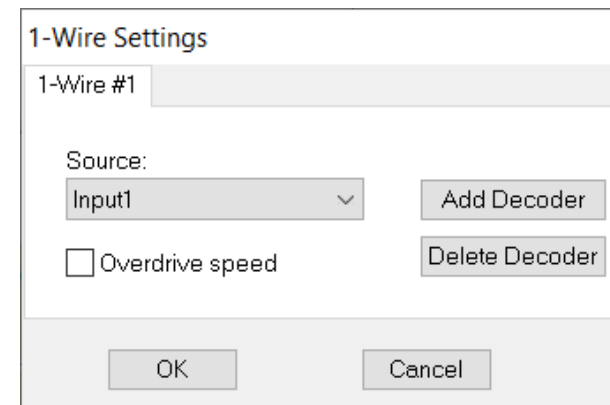
Vstupní pin signálu **SDA** a signálu **SCL**.

Zobrazit I2C adresu jako 7 bitů

Dvě možnosti zobrazení adresy zařízení na I2C sběrnici: buď s nebo bez posledního bitu (např. zařízení s adresou A0/A1 je zobrazeno buď jako A0W/A1R nebo jako 50W/50R).

4.5.5 Dekodér sběrnice 1-Wire

Dekodér zobrazuje data ze zachycených průběhů sběrnice 1-Wire. Zobrazují se pulsy reset (R), pulsy presence (P) a přenášená data jako čísla v šestnáctkové soustavě.



Obr. 17: Dekodér sběrnice 1-Wire

Lze nastavit tyto možnosti:

Source

Vstup obsahující signál k dekodování.

Overdrive speed

Zaškrtnutím této volby se zvolí rychlost overdrive, v opačném případě se na sběrnici 1-Wire předpokládá normální rychlost komunikace.

4.5.6 Dekodér sběrnice USB 1.1

Dekodér zobrazuje data ze zachycených průběhů sběrnice USB 1.1. Před použitím dekodéru je uživateli důrazně doporučeno přečíst si a orientovat se v USB specifikaci.

Před použitím musí být nejprve dekodér nakonfigurován v menu **Settings** → **Plugin Settings** → **USB Plugin Configurations** a přidán pomocí tlačítka **Add New Decoder**. Datové signály by měly být vybrány před vlastním měřením. Po nakonfigurování dekodéru se otevře okno dekodéru. Naměřená data je nejprve nutné dekodérem analyzovat. Analýzu lze spustit z menu okna dekodéru **Other** → **Decode Now!** nebo stiskem klávesy **F9**. Analýza se spustí automaticky po dokončení měření v

případě, že je v nastavení zaškrtnuta položka "*Decode protocol automatically upon data download*".

Po provedení analýzy je komunikace na sběrnici zobrazena ve stromové struktuře. Každý paket z komunikace lze rozbalit až do úrovně jednotlivých bitů. Při vybrání některého paketu nebo jeho části se odpovídající část v naměřených průbězích zvýrazní. Na část stromu lze také kliknout pravým tlačítkem myši a vybrat funkci **Zoom**, která tuto část stromu v naměřených datech zobrazí na celou šířku okna. V menu **Search → Find...** lze provádět vyhledávání v datech podle různých kritérií.

Poznámka: Testovací sondu pro jednoduché připojení logického analyzátoru k USB sběrnici lze doobjednat zvlášť. Sonda je vybavena dvěma USB konektory typu A (vidlicí a zásuvkou) a piny pro připojení k logickému analyzátoru. Logický analyzátor lze připojit buď přímo na piny nebo přes TTL zesilovač (buffer). Při použití delšího USB kabelu je vhodné najít optimální místo pro připojení sondy, zda co nejbližší k zařízení nebo k počítači, aby byly čtené signály dostatečné kvality.

Instalace

Dekodér USB je jedním ze zásuvných modulů a je k dispozici přímo v základním instalačním balíčku softwarového vybavení logického analyzátoru, není jej tedy potřeba instalovat žádným zvláštním postupem.

Co lze měřit

Pomocí logického analyzátoru lze měřit a USB dekodérem analyzovat data USB sběrnice komunikující na rychlosti 1.5 Mbps (Low-Speed) a 12 Mbps (Full-Speed). Logickým analyzátozem není možné měřit vyšší přenosové rychlosti (High-Speed a Super-Speed).

Připojení měřicího přípravku

Přestože USB komunikace je z velké části chápána jako diferenční, je třeba zapojit zem (GND) i oba datové signály (DATA+, DATA-). Logický analyzátor vzorkuje datové signály s dostatečnou přesností jako obyčejné TTL signály. Díky NRZI kódování použitým na USB není nezbytné rozlišovat, který datový signál je DATA+ a který DATA-, i pokud budou signály prohozené, dekodér bude pracovat správně. Bohužel, některé znaky na USB sběrnici nejsou kódovány diferenčně, jmenovitě *Bus Reset* a *End-Of-Packet*. Z tohoto důvodu je nezbytné připojit oba datové signály. Původní USB vybíralo rychlost zařízení prohozením datových signálů DATA+ a DATA-. V případě použití USB hubu, do kterého jsou připojena zařízení obou rychlostí, probíhá mezi PC a hubem komunikace na obou rychlostech. Na kabelu do zařízení Full-Speed lze pozorovat komunikaci na obou rychlostech, zatímco na kabelu k zařízení Low-Speed (typicky klávesnice a myši) lze pozorovat pouze komunikaci probíhající na rychlosti Low-Speed. USB komunikace na rychlosti 480 Mbps se nazývá High-Speed a SIGMA2 komunikaci na této rychlosti měřit nemůže.

Přípravek *USBprobe* je založen na dvou TTL hradlech 74AHCT125 a je dále vybaven dvěma USB konektory typu A, jeden konektor je zástrčka, druhý zásuvka, funguje tedy jako prodlužovačka. Logický analyzátor SIGMA2 může být připojen buď přes TTL hradla nebo přímo na signály USB. Je třeba vyzkoušet, které uspořádání bude dávat lepší výsledky. Obecně lze říci, že nejlepších výsledků se dosahuje při krátkém kabelu a *USBprobe* připojeném přímo do USB hubu. Stejně tak je účelné použít co nejkratší propojení mezi *USBprobe* a Logickým analyzátozem SIGMA2.

Na *USBprobe* je přítomno napájení 5V z USB přímo z PC (přes pojistku 800mA) – pozor na zkrat! *Je důrazně nedoporučeno připojovat *USBprobe* přímo do USB portů PC*. Místo toho je doporučeno zapojovat *USBprobe* do externě napájeného USB hubu.

Měření

Datové signály USB (DATA+, DATA-) mohou být připojeny na libovolné dva vstupy Logického analyzátoru SIGMA2 a zbývající vstupy mohou být využity jiným způsobem, nebo i jinou USB komunikací. Je tedy možné měřit více než jednu USB komunikaci najednou.

Zpracování

Naměřené signály z USB je třeba nejprve dekodovat. Protože se jedná o větší množství dat, dekodování na základě náhledu by bylo příliš pomalé, proto se dekodování provede po naměření dat. Může to trvat i několik desítek sekund. Dekodování lze spustit ručně po každém měření klávesou **F9** nebo z menu **Decode** → **Decode Now!**, ve stejném menu však lze nastavit možnost spustit dekodování ihned po každém měření.

Poté, co byla komunikace dekodována, se v okně zobrazí strom se seznamem událostí na USB.

Prohlížení

Poté, co byla komunikace dekodována, v okně událostí je zobrazen seznam událostí.

Pro snížení počtu událostí, které jsou v okně uvedeny, je možné aplikovat nastavitelný filtr na události. Pro nastavení filtru použijte menu **Settings** → **Filter Settings**. Zde může být vybrána jedna nebo více adres. Formátování adresy může být ve tvaru jednoho čísla nebo seznamu (např. **0,5..7**). Adresy jsou v rozsahu 0 až 127. Stejné filtrování lze zvolit i pro číslo endpointu. Číslo endpointů se zadávají v rozsahu 0 až 15. Nejvyšší, sedmý bit určující směr endpointu se zde neuvádí.

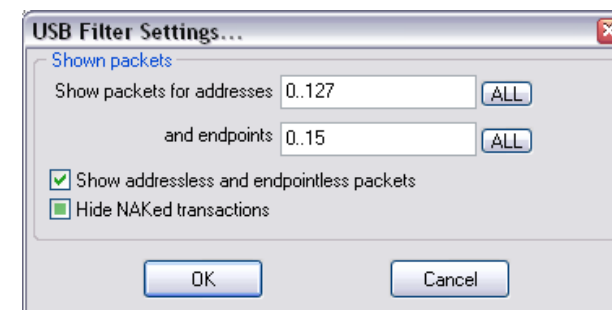
Adresa číslo nula je rezervována pro zařízení, která zatím adresu nastavenou nemají. *Endpoint číslo nula* je zvláštní *control endpoint*. Tento endpoint musí implementovat každé zařízení. Tento endpoint, na rozdíl od všech

ostatních, vysílá i přijímá data obousměrně.

Z důvodu, že na sběrnici USB není možné, aby zařízení začalo samo vysílat, značná část dat tekoucích po USB jsou dotazy master zařízení (PC), zda slave zařízení nepotřebuje poslat data.

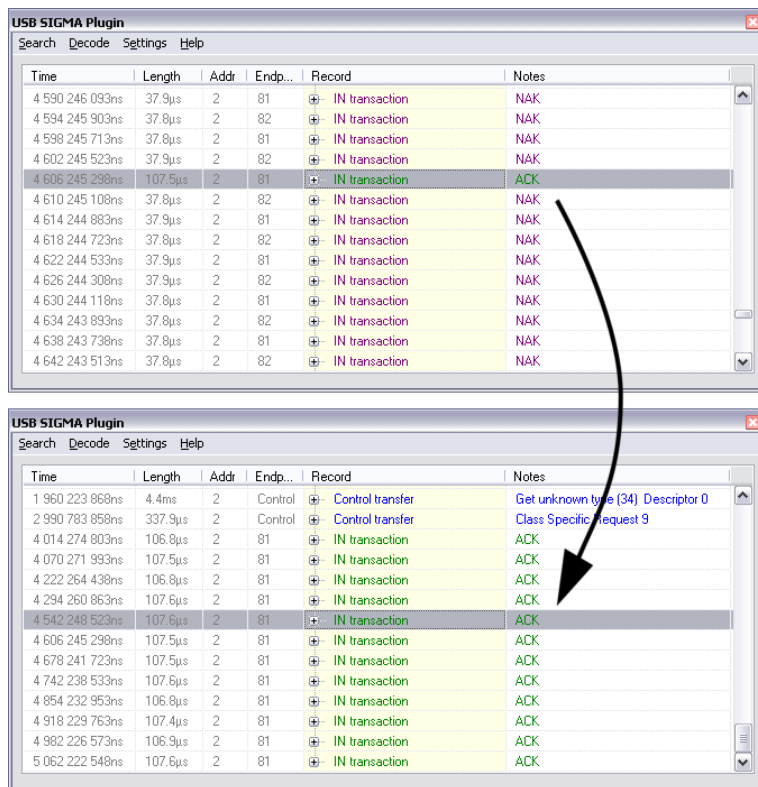
Proto může být užitečné filtrovat všechnu komunikaci, ve které se nepřenášejí žádná užitečná data (taková transakce je ukončena tokenem NAK). Tento filtr je možné nastavit v menu **Settings** → **Filter Settings**. Stejně tak je možné filtrovat i data, která nejsou určena konkrétnímu zařízení. Jedná se o token *Start-Of-Frame* a *Bus Reset*.

Na nejvyšší úrovni stromu je možné skrýt transakce podle typu jejich ukončení, buď pomocí tokenu NAK nebo ACK. Pro skrytí nebo zobrazení těchto transakcí klikněte pravým tlačítkem myši na položku ve stromu a vyberte možnost z menu.



Obr. 18: USB Filter settings

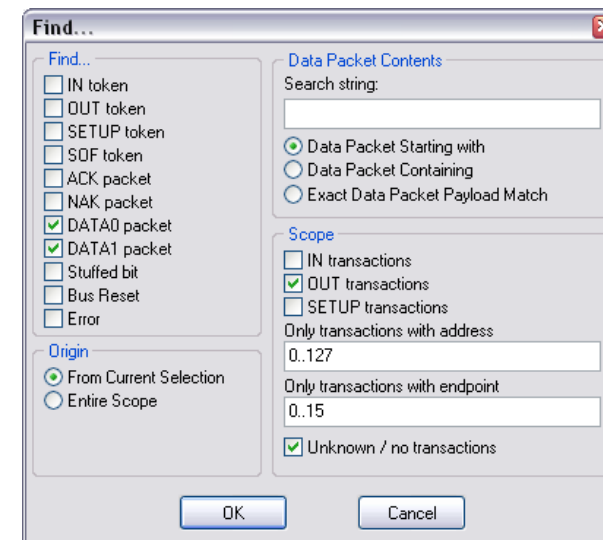
Další možností, jak vyvolat dialog filtru je kliknutí na popisek sloupce *Addr* nebo *Endpoint*.



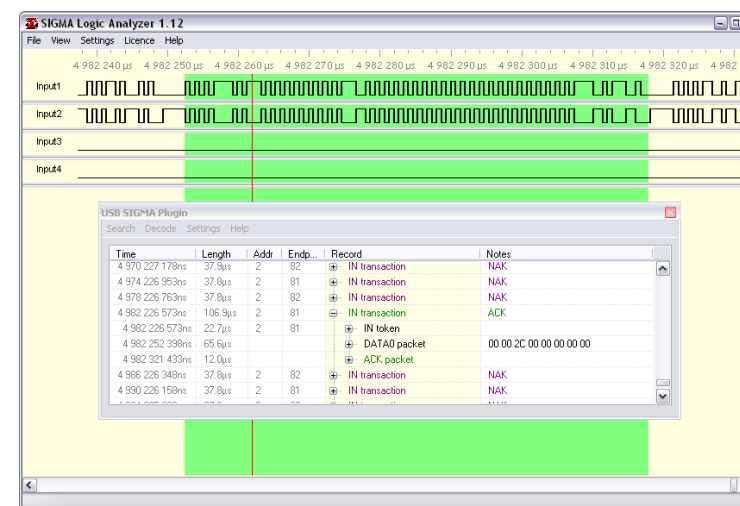
Obr. 19: Okno se skrytými transakcemi ukončenými NAK

Hledání

Pro hledání paketu nebo události konkrétního typu (např. *Bus Reset*, chybný formát, *Stuffed Bit*) otevřete menu **Search** → **Find...** nebo stisknete **Ctrl+F**. Pro hledání dalšího výskytu stisknete klávesu **F3**.



Obr. 20: Okno hledání



Obr. 21: Zvýrazněný packet DATA0

Pokud paket, který se vyhledává, je některý datový (DATA0, DATA1), hledání může být dále specifikováno na určitý endpoint, adresu nebo obsah (zadáva se jako šestnáctkový řetězec).

Propojení mezi oknem událostí a oknem analyzátoru

Při zvýraznění určité události ve stromu událostí, se v hlavním okně analyzátoru zvýrazní časový úsek, kde k této události došlo. Při kliknutí pravým tlačítkem lze zvolit položku **Zoom**, která dané místo přiblíží nebo oddálí tak, aby zabíralo celou obrazovku. Přímo v hlavním okně lze na řádcích s naměřenými USB daty kliknout pravým tlačítkem a zvolit položku **Lookup**. V okně událostí se pak zvýrazní nejbližší událost, která přísluší této komunikaci.

Slučování komunikace do stromů

V základním nastavení dekodéru se slučují do stromu události, které následují po sobě a souvisí spolu. Některé události na USB však mohou přicházet asynchronně, proto pořadí položek ve stromu nemusí vždy nutně odpovídat pořadí, jak se odehrály na USB. V případě, že se zvolí **Flat Decoding** v menu **Settings → Settings...**, události ve stromu se řadí striktně v pořadí, jak se odehrály.

4.6 Doplnkové funkce

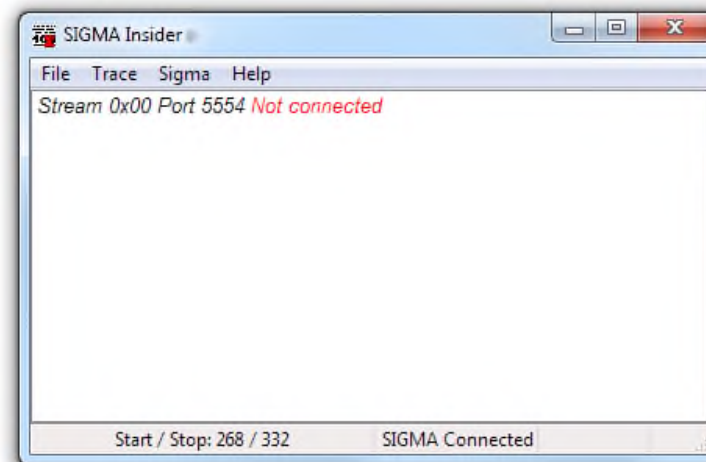
Logický analyzátor SIGMA2 má další užitečné doplňkové funkce. Tyto funkce jsou dostupné pomocí zvláštních uživatelských programů, které jsou dostupné ze **Start menu**.

4.6.1 Insider

SIGMA2 Insider je nástroj na průběžné sledování většiny běžných sběrnic a směrování jejich aktivity na TCP/IP port. Aktivita může být zobrazena běžným terminálovým programem, jako je například PuTTY. Domovská stránka PuTTY je <https://www.chiark.greenend.org.uk/~sgtatham/putty/>. SIGMA2 Insider umožňuje též zobrazování obsahu

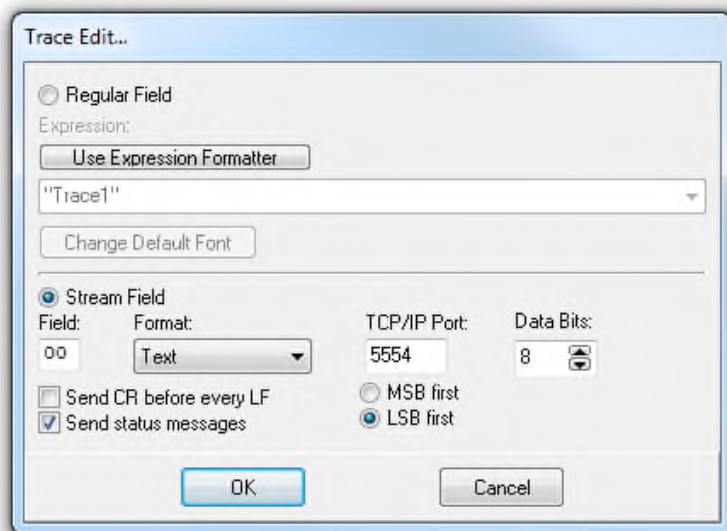
až 256 posuvných registrů, které mohou být použity jako ladicí výstupy.

SIGMA2 Insider se používá pomocí zvláštního programu. V programu je po spuštění k dispozici okno s obsahem posuvných registrů, tyto náhledy se nazývají *traces*. Omezení množství posuvných registrů lze zapojit jako proud dat a přesměrovat do TCP/IP portu. Takto lze sledovat ladicí texty.



Obr. 22: SIGMA Insider main window

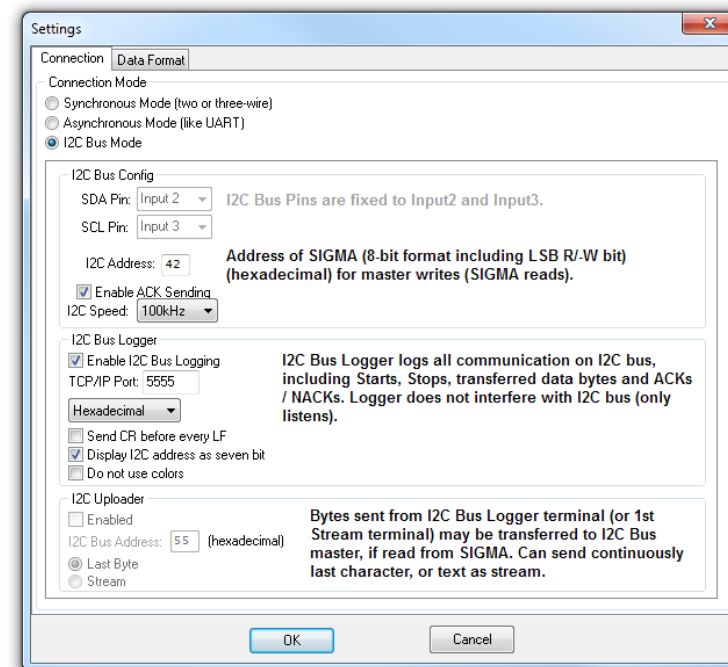
Přidávání, odevírání a editace náhledů se dělá pomocí menu **Trace**.



Obr. 23: SIGMA Insider trace window

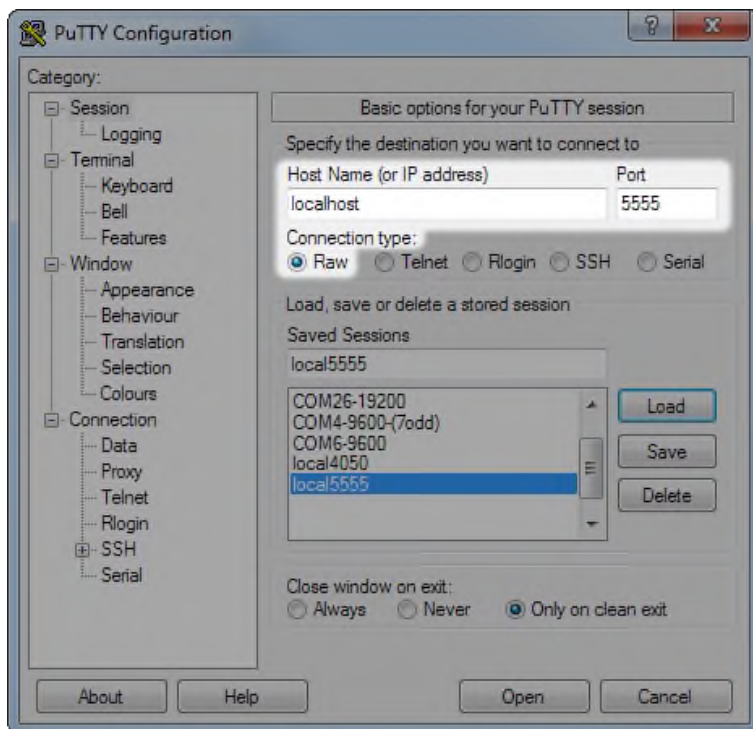
Pokud chcete zapojit posuvný registr jako zdroj proudu dat, použijte volbu *Stream Field*, pokud chcete, aby se v okně zobrazovala poslední hodnota zapsaná do registru, použijte volbu *Regular Field*. V případě, že nepoužíváte adresaci registrů (je pouze jeden registr), číslo registru musí být vždy nula (jedná se o výchozí hodnotu). Adresaci registrů (*field numbering*) lze zapnout v menu **Sigma** → **Insider Setup...**, záložka **Data Format**. Adresa (číslo) registru jsou vždy první bity, které jsou vepsány do logického analyzátoru. Počet bitů lze nastavit na libovolnou hodnotu až 8 bitů.

SIGMA2 Insider can work also as a I²C Bus Logger.



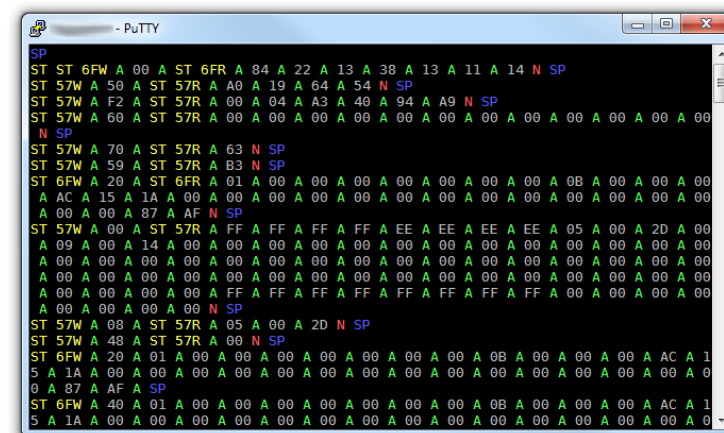
Obr. 24: SIGMA Insider setup

Ladicí texty nebo záznamy jsou v dispozici na TCP/IP portu. Pro zobrazení použijte libovolný terminálový program, například PuTTY.



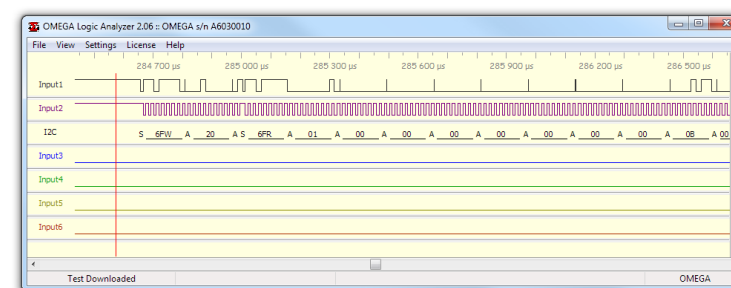
Obr. 25: Otevření připojení k Insideru v PuTTY

Na obrázku je vyobrazeno typické nastavení terminálového programu PuTTY pro připojení k ladicím textům. Pokud se připojíte v rámci jednoho PC, jako adresu použijte jednoduše "localhost".



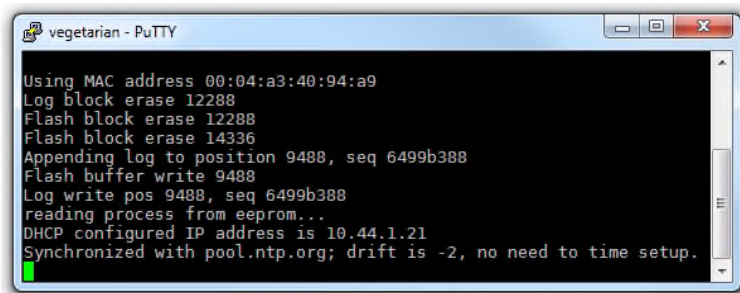
Obr. 26: Příklad záznamu I2C v okně PuTTY

Na obrázku je vyobrazen typický záznam s několika různými podřízenými zařízeními na sběrnici I²C zobrazený programem PuTTY.



Obr. 27: Příklad aktivity na sběrnici I2C

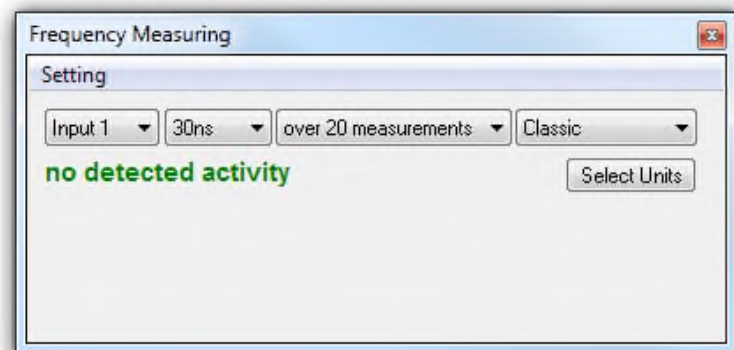
Na obrázku je záznam průběhů signálů sběrnice I²C se stejným obsahem jako na předchozím obrázku, řádek 9.



Obr. 28: Příklad I2C debug v okně PuTTY

4.7 Měření frekvence

Funkce měření frekvence je nástroj na měření frekvence a střídy na vstupním pinu Logického analyzátoru SIGMA2. Nástroj SIGMA2 Frequency Measuring umožňuje měřit až na čtyřech vstupních pinech najednou. Jedná se o samostatný program.



Obr. 29: SIGMA2 Frequency Measuring

4.8 Náhled pinů

Funkce náhled pinů zobrazuje logickou hodnotu nebo změnu na vstupních pinech logického analyzátoru. Umožňuje tak průběžnou kontrolu připojení jednotlivých

4.9 Dostupnost doplňkových funkcí

Logický analyzátor	Režim	Měření	Náhled pinů	Insider	Fukční generátor	Měření frekvence
SIGMA	50 Msps	16 vstupů	Ano, jen použité vstupy	Ne	No	Ne
	100 Msps	8 vstupů, rozsah vstupy 1 až 8	Ano, jen použité vstupy 1-8	Ne	No	Ne
	200 Msps	4 vstupy, rozsah vstupy 1 až 4	Ano, jen použité vstupy 1-4	Ne	No	Ne
	Synchronní vzorkování	15 vstupů + vstup 1 nebo 9 jsou hodiny	Ano, jen použité vstupy kromě hodin	Ne	No	Ne
	Asynchronní vzorkování	15 vstupů + libovolný vstup jako hodiny	Ano, jen použité piny	Ne	No	Ne
	Měření frekvence	Ne	Ne	Ne	No	Ano, až čtyři vstupy najednou
	Insider	Ne	Ne	Ano	No	No
OMEGA	200 Msps	16 vstupů	Ano, všechny vstupy	Ano	Ano, buď vstupy 1-8 nebo 9-16	Ano, jeden vstup
	400 Msps	8 vstupů, buď vstupy 1-8 nebo vstupy 9-16	Ano, všechny vstupy	Ano	Ano, buď vstupy 1-8 nebo 9-16	Ano, jeden vstup
	Synchronizační řetězek, nadřazený	16 vstupů	Ano, všechny vstupy	Ano	Ano, buď vstupy 1-8 nebo 9-16	Ano, jeden vstup
	Synchronizační řetězek, podřazený	16 vstupů	Ano, všechny vstupy	Ne	No	No
	Synchronní vzorkování	15 vstupů + vstup 1 jako hodiny	Ano, všechny vstupy + frekvence hodin	Ano	Ano, buď vstupy 1-8 nebo 9-16	Ano, jeden vstup
	Průběžný režim	16 vstupů	TBD	TBD	TBD	TBD

4.10 Automatizované měření s pomocí aplikace

Aplikaci pro logické analyzátorů sigmalogan.exe lze zadat parametr **-export**. Spuštění aplikace s tímto parametrem řekne aplikaci, aby spustila jedno měření s uloženým nastavením (vizte [Používání softwaru jako přenosný program](#)), stáhne naměřená data a exportuje je do zadaného souboru pomocí stejné funkce jako **File → Export Current View....** Pokud má soubor zadaný v parametru příponu *.stf, soubor se neexportuje, ale uloží ve formátu STF.

4.11 Zásuvné moduly

Programové vybavení logických analyzátorů SIGMA a OMEGA umožňuje přidávat funkce podle aktuálních potřeb uživatele. Této modularity je dosaženo pomocí **zásuvných modulů**.

Zásuvné moduly jsou *DLL* soubory (dynamicky linkovaná knihovna) umístěné v podadresáři plugins (relativně k umístění hlavního programu). Jednotlivé zásuvné moduly mohou být povoleny nebo zakázány pomocí menu **Settings → Plugins** a nastaveny pomocí menu **Settings → Plugin Settings** (pouze u vybraných). Některé zásuvné moduly jsou přímo součástí instalačního balíku ASIX SIGMA&OMEGA APPLICATION PACKAGE.

Programové rozhraní zásuvných modulů (**Plugin API**) je popsáno ve zvláštním dokumentu (pouze v Angličtině). [SIGMAP02 Plugin Developer's Manual](#)

Data dekodovaná některými zásuvnými moduly (UART, SPI, I²C) mohou být zobrazena současně s naměřenými signály jako zdánlivé stopy. Pro zobrazení použijte menu **Settings → Traces**.

Další zásuvné moduly mohou v budoucnosti přibýt.

Zdrojové kódy některých zásuvných modulů jsou uvolněny pod licencí GPL a je tedy možné je použít a modifikovat za účelem vytvoření nových zásuvných modulů.

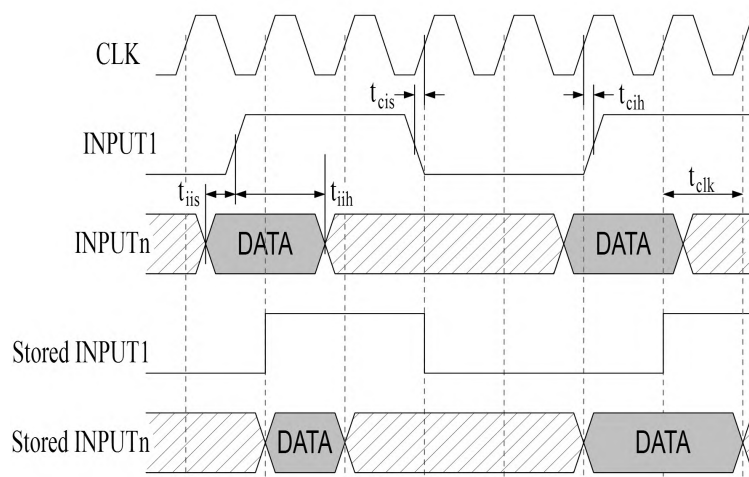
-
- ¹ Maximální doba měření je cca 45 minut při 50 Msps. Díky vlastnostem komprese RLE, vzorkování nižším kmitočtem je vhodné **pouze** v případě, pokud je nezbytné měřit delší dobu, než je 45 minut.
 - ² Příklady syntaxe jsou: *!Input1, Input1=0, BUS=A6, BUS=h'A6', BUS=b'10100110', BUS=d'166'*.
 - ³ V režimu s okamžitým zobrazením je toto zobrazení proměnné

5

Používání logického analyzátoru

5.1 Vzorkovací kmitočet

Logický analyzátor SIGMA2 vzorkuje vstupy na vzorkovacím kmitočtu, například 50 Mps, to znamená, že vstupy jsou vzorkovány s periodou 20 ns.



Obr. 30: Vzorkování vstupů

UPCE č. smlouvy 2480/25, č. průvodky 4602

	Min.	Typ.	Max.	
t_{clk} Perioda vzorkovacího kmitočtu ¹		20		ns
$t_{cis} + t_{cih}$ Data valid window ²	2.6			ns
t_{iis} Input (data) setup time before input (clock) within one port	3.6			ns
t_{iih} Input (data) hold time after input (clock) within one port	3.6			ns
t_{iispp} Input (data) setup time before input (clock) between ports	7.4			ns
t_{iihpp} Input (data) hold time after input (clock) between ports	7.4			ns

Tab. 8: Doporučené časování (neplatí pro synchronní režimy)

The minimum input low time (t_{il}), high time (t_{ih}), period (t_{ip}) must be selected according to required data integrity. If input-to-input setup and hold times (t_{iis} , t_{iih}) are not met, the data are not valid on the same sample as the clock signal changes.

5.2 Používání softwaru jako přenosný program

Softwarové vybavení pro logické analyzátorů může být využíváno jako přenosná aplikace. Soubory, které aplikace potřebuje ke své správné činnosti jsou spustitelný soubor (*sigmalogan.exe*), knihovna FTChipID (*ftchipid.dll*) a zásuvné moduly, které jsou v podadresáři plugins. Tyto soubory mohou být zkopírovány do libovolného adresáře a spustitelný soubor může být přejmenován na libovolné jméno.

Aplikace ukládá své nastavení do registrů Windows. Tím, že vytvoříte prázdný soubor ini stejného jména, jako je spustitelný soubor, dáte najevo, že chcete, aby aplikace používala tento ini soubor místo registrů. Například:

pokud si spustitelný soubor zkopírujete a přejmenujete na logan.exe a dále vytvoříte prázdný soubor logan.ini, nastavení bude aplikace ukládat do tohoto souboru. Aplikace hledá ini soubor nejprve v aktuálním adresáři a následně v adresáři, kde se nachází spustitelný soubor.

Před použitím je obsah ini soubor zkontrolován na přítomnost speciálního kódu. Pro použití kódu vytvořte prázdný soubor nebo smažte jeho obsah a vložte do něj jediný řádek s kódem ukončený znakem nový řádek.

Speciální kódy ini souborů	
:NULL	Nepoužívat nastavení, neukládat, ani nenačítat
:REG	Použít registr (základní nastavení)
:REG_HKCU	
:REG_HKCU/path	
:REG_HKLM	Použít registr HKEY_LOCAL_MACHINE. Nastavení může vyžadovat administrátorská práva.
:FILE=path	Použít konkrétní soubor <i>path</i> .

Tab. 9: Speciální kódy ini souborů

¹ Výchozí perioda vzorkování Logického analyzátoru SIGMA2.

² Pokud se vstupní data mění během této doby, navzorkovaný signál je neurčitý.

6

Použití Logického analyzátoru SIGMA2 pod Linuxem

Podpora produktů ASIX pod OS Linux byla ukončena.

Poslední verze, kde jsme naše produkty testovali je UBUNTU 20.04.2 LTS a Wine 5.0.

Podle informací od zákazníků lze naše produkty úspěšně používat ještě do Wine 6.0, ve vyšších verzích už ne.

Programy pro logický analyzátor SIGMA2 mohou běžet v operačním systému Linux pod Wine. Pro přístup k USB zařízením lze použít libftd2xx.

K instalaci jsou potřeba tyto soubory:

- libftd2xx - ovladač pro Linux od FTDI, ke stažení zde: <https://ftdichip.com/drivers/d2xx-drivers/>
- libftchipid - knihovna od FTDI, ke stažení zde: https://asix.tech/support_linux_cz.html
- lin_ftd2xx - knihovna od ASIX s.r.o., ke stažení zde: https://asix.tech/support_linux_cz.html

Krok 1: Instalace libftd2xx a libftchipid

Vždy instalujte 32-bitové verze libftd2xx a libftchipid od FTDI a to i když používáte 64-bitový kernel. Aplikace jsou 32-bitové a proto potřebují ke svému běhu 32-bitové knihovny.

Ovladač lze nalézt na webu firmy [FTDI](#) v sekci "Drivers/

D2XX Drivers".

UPCE č. smlouvy 2480/25, č. průvodky 4602

- Rozbalte *libftd2xx.so.1.1.0* (v případě novější verze místo 1.1.0 uveďte číslo aktuální verze) a *libftchipid* a zkopírujte soubory *libftd2xx.1.1.0.so* a *libftchipid0.1.0* to adresáře s 32-bitovými knihovnami (typicky */usr/lib/i386-linux-gnu/*).
- *ln -s libftd2xx.so.1.1.0 /usr/lib/i386-linux-gnu/libftd2xx.so.1* (obvykle stačí zavolat *ldconfig*)
- *ln -s libftd2xx.so.1.1.0 /usr/lib/i386-linux-gnu/libftd2xx.so.0* (musí být provedeno ručně)
- *ln -s libftchipid.so.0.1.0 /usr/lib/i386-linux-gnu/libftchipid.so.0* (obvykle stačí zavolat *ldconfig*)
- Knihovny hledají zařízení v */dev/bus/usb*. Zkontrolujte prosím, zda v adresáři */dev/bus/usb* se skutečně vyskytují zařízení pro přístup k USB.
- Zkontrolujte, zda je analyzátor rozpoznán v systému (použijte příkaz *lsusb*).
- Zkontrolujte přístupová práva k příslušným souborům v */dev/bus/usb* (příkaz *ls -la /dev/bus/usb/*). Pravděpodobně bude pro vašeho uživatele chybět právo přístupu *r+w*.
- Pokud vám chybí práva a používáte *udev*:

Vytvořte nový soubor v adresáři s pravidly *udev* */etc/udev/rules.d* nebo */lib/udev/rules.d* (Podle zvyku vaší distribuce). Vhodné jméno pro soubor je například *51-asix_tools.rules*. Do souboru vložte následující řádky :

```
SUBSYSTEMS=="usb", ATTRS{idVendor}=="0403",  
ATTRS{idProduct}=="f1a0", MODE:="0666", SYMLINK  
+="asix_presto"  
SUBSYSTEMS=="usb", ATTRS{idVendor}=="a600",  
ATTRS{idProduct}=="a000", MODE:="0666", SYMLINK  
+="asix_sigma"  
SUBSYSTEMS=="usb", ATTRS{idVendor}=="a600",  
ATTRS{idProduct}=="a003", MODE:="0666", SYMLINK  
+="asix_forte"
```

```
SUBSYSTEMS=="usb",          ATTRS{idVendor}=="a600",
ATTRS{idProduct}=="a004",  MODE:="0666", SYMLINK
+="asix_omega"
```

Hodnoty VID a PID jsou přidělovány výrobcí a seznam připojených zařízení lze zjistit příkazem `lsusb`.

Step 2: Instalace wine

Je potřeba nainstalovat 32-bitovou verzi wine (například `wine-1.4:i386`).

Verze Wine nad 6.0 nejsou podporované.

Step 3: Instalace lin_ftd2xx

Knihovna `lin_ftd2xx` je dostupná na webu firmy [ASIX](#).

Zkontrolujte hodnotu proměnné prostředí `WINEDLLPATH`. Měla by obsahovat cestu, kde jsou 32-bitová wine DLL, typicky `/usr/lib/i386-linux-gnu/wine`. Knihovnu `lin_ftd2xx` nainstalujte do tohoto adresáře.

Je doporučeno nainstalovat také Microsoft™ TrueType core fonts. Tyto fonty lze nainstalovat pomocí balíčku `msttcorefonts` z repozitáře Ubuntu.

Poznámka:

Knihovna `libftd2xx` vyžaduje během otevírání zařízení programátoru nebo logického analyzátoru též přístupová práva ke všem ostatním zařízením s čipem FTDI, aby se ujistil, že otevírá to správné zařízení.

7

Porovnání OMEGA a SIGMA2

Parameter	SIGMA2	OMEGA
Uvedení na trh	Since 2007 ¹	Since 2012
Připojení k PC	USB 2.0 Full Speed (12 Mbps) powered from USB, no external supply required	USB 2.0 High Speed (480 Mbps) powered from USB, no external supply required
Základní režim (s pokročilými spouštěcími podmínkami)	16 inputs / 50 Msps	16 inputs / 200 Msps
Zrychlené režimy (s jednoduchou spouštěcí podmínkou)	8 inputs / 100 Msps, 4 inputs / 200 Msps	8 inputs / 400 Msps
Režim synchronních hodin	15 inputs / 49.975 MHz	15 inputs / 99.95 MHz
Režim okamžitého zobrazení	N/A	Available up to 2 ³¹ B-tree nodes
Režim zřetězení	N/A	2 analyzers (up to 32 inputs): ±5 ns 3 analyzers (up to 48 inputs): ±10 ns more: possible but without timing specification

Paměť	SDRAM, 256 Mbit, 16-bit bus, ~66 MHz	SDRAM, 512 Mbit, 32-bit bus, ~133 MHz
Metoda komprimace	RLE	RLE + Huffman coding
Max. délka RLE	2 ¹⁶	2 ¹⁵
Velikost paměti ve vzorcích²	14.7×10 ⁶	29.7×10 ⁶
Typický počet vzorků³	2×10 ⁶ input signal changes	approximately 20-30×10 ⁶ input signal changes
Max. délka testu⁴	128×10 ⁹ / 45 min.	862×10 ⁹ / 77 min. ⁵
Délka měření za nejhorších podmínek	0.29 s	0.15 s
Datový tok za nejhorších podmínek	915 Mbit/s	3.6 Gbit/s
Externí Trigger-In	LVTTTL (max. 3.3 V)	
Externí Trigger-Out	LVCMOS (3.3 V) with 1 kOhm serial resistor or open collector with pull-up	LVCMOS (3.3 V)
Přídavné napájení	Trigger-In pin 3.3 V, max. 100 mA	Trigger-In pin 2.4 - 3.0 V, max. 100 mA

Tab. 10: Porovnání OMEGA a SIGMA2

¹ Před rokem 2011 jako SIGMA.

² Nejhorší podmínky - každý vzorek je náhodný (data nemohou být zkomprimována).

³ Testováno se sériovými protokoly jako I2C, SPI a UART.

⁴ Nejdelší možné měření, pokud vstupy jsou zcela v klidu.

⁵ V režimu okamžitého náhledu to je 65×10¹² vzorků = 90 hodin.

8

Charakteristické údaje

Rozsah vstupních napětí				
	Min.	Typ.	Max.	
V_{IL} Vstupní napětí úroveň L			0.8	V
V_{IH} Vstupní napětí úroveň H	2.0			V
V_{IN} Mezní hodnoty, vstupy 1..16	-0.3		5.5	V
V_{IN} Mezní hodnoty, trigger I/O	-0.3		3.6	V
Výstup napájení				
V_{PO} Napájení na Trigger In		3.3		V
I_{PO} Napájení na Trigger In			100	mA
Rozdíl ve zpoždění průchodu signálu vstupních pinů				
t_{sksp} Rozdíl ve zpoždění průchodu signálu na jednom portu		1		ns
t_{skbp} Rozdíl ve zpoždění průchodu signálu mezi porty		4.8		ns
Doporučené časování vzorkování ¹				
$t_{cis} + t_{cih}$ Velikost časového okna platných dat	2.6			ns
t_{tis} Předstih dat před hodinami v rámci jednoho portu	3.6			ns
t_{tih} Přesah dat po hodinách v rámci jednoho portu	3.6			ns
t_{tispp} Předstih dat před hodinami mezi porty	7.4			ns

UPCE č. smlouvy 2480/25, č. průvodky 4602

t_{tihpp} Přesah dat po hodinách mezi porty	7.4			ns
Časování synchronního vzorkování				
t_{setup} Předstih dat před hodinami		3.55	8.30	ns
t_{hold} Přesah dat po hodinách		-0.55	3.75	ns
Časování asynchronního vzorkování				
t_{SMP} Vzorkovací perioda		20		ns
t_{CLK} Perioda vstupních hodin	50			ns
t_{setup} Předstih dat před hodinami		2.5	7.3	ns
t_{hold} Přesah dat po hodinách		22.7	27.5	ns
$\Delta f/f_{typ}$ Přesnost interního oscilátoru		± 50		ppm
T_A Okolní teplota ²	0		50	°C

Tab. 11: Charakteristické údaje

¹ Neplatí pro synchronní časování

² Možnost použití pouze v budovách

9

Historie dokumentu

Revize dokumentu	Provedené úpravy
18.12.2014	Initial release of a new version of manual.
15.4.2015	Aktualizované informace o parametrech -out a -export programů sigmalogan.exe and omegacli.exe.
24.12.2016	Added info about utilites omegacli, omegartmcli, stf2bin, bin2stf, binconvert.
10.2.2017	Aktualizované informace o Linuxu
22.7.2020	Oprava odkazu.
6.8.2020	Oprava překlepů.
8.1.2021	Aktualizován návod na instalaci.
	Oprava překlepů.
10.3.2021	Doplněny odkazy na soubory ovladače pro Linux.
2.7.2021	Doplněna kapitola o dekodéru protokolu 1-Wire.
2.8.2023	Aktualizovány informace o Linuxu.
	Opraveny obrázky 3 a 5 a oprava překlepu.
10.1.2024	Přidána poznámka, že podpora pod Linuxem byla ukončena a oprava překlepů.
18.1.2024	Odstraněny informace o licenci USB pluginu.

Příloha č. 2 kupní smlouvy

Název	Cena/1 ks bez DPH	Počet kusů	Cena celkem bez DPH
Položka 1 – Soubor laboratorního vybavení - Digitální osciloskop	4768	16	76 288,00 Kč
Položka 2 – Soubor laboratorního vybavení - Logický analyzátor I	200	16	3 200,00 Kč
Položka 3 – Soubor laboratorního vybavení - Logický analyzátor II	4659	16	74 544,00 Kč
Položka 4 – Analyzátor sběrnic včetně příslušenství - Osciloskop	47698	1	47 698,00 Kč
Položka 5 – Osciloskop	12135	5	60 675,00 Kč
			262 405,00 Kč



**Spolufinancováno
Evropskou unií**