





**Eltvor Instruments, s.r.o.**

Kamarýtova 714/5, 39002 Tábor, Česká republika  
zapsaná v obchodním rejstříku vedeném  
u Krajského soudu v Českých Budějovicích  
pod spisovou značkou C 27932  
IČ: 07408919

---

Nabídka pro výběrové řízení

„FPGA component: SpaceWire and UART“

6.4. 2023

---

e-mail: [REDACTED]

<http://eltvor.cz>

telefon [REDACTED]

## Annex No. 3

### Sworn Statement

pursuant to Act. No. 134/2016 Coll., on Public Procurement, as amended  
(hereinafter referred to as the "APP")

<b>Name of tender:</b>	FPGA component: SpaceWire and UART
<b>Tenderer name (incl. Legal form)</b>	Eltvor Instruments, s.r.o.
<b>Registered office</b>	Kamarýtova 714/5, 390 02 Tábor
<b>ID No.</b>	07408919
<b>Person authorized to act on behalf of the tenderer:</b>	Vojtěch Michálek

The aforementioned tenderer hereby declares that he is eligible to perform the public contract entitled "FPGA component: SpaceWire and UART" pursuant to Section 74 of the APP and Section 77 (1) of the APP and fulfills the qualification under Section 79 of the APP in full compliance with the contracting authority's requirements set out in point 5.2.2 of the tender conditions for this tender.

In Řevnice



.....  
Vojtěch Michálek, CEO

# Výpis z veřejné části Živnostenského rejstříku

Platnost k 04.04.2023 22:43:40

Obchodní firma: **Eltvor Instruments, s.r.o.**  
Adresa sídla: **Kamarýtova 714/5, 390 02, Tábor**  
Identifikační číslo osoby: **07408919**  
Datum doručení výpisu podle §10 odst.4 živnostenského zákona: **23.07.2018**  
*Statutární orgán nebo jeho členové:*

Jméno a příjmení: **Vojtěch Michálek (1)**  
Vznik funkce: **30.09.2020**

## *Živnostenské oprávnění č.1*

Předmět podnikání: **Výroba, obchod a služby neuvedené v přílohách 1 až 3 živnostenského zákona**  
Obory činnosti: **Výroba měřicích, zkušebních, navigačních, optických a fotografických přístrojů a zařízení**  
**Výroba elektronických součástek, elektrických zařízení a výroba a opravy elektrických strojů, přístrojů a elektronických zařízení pracujících na malém napětí**  
**Výroba strojů a zařízení**  
**Výroba, vývoj, projektování, zkoušky, instalace, údržba, opravy, modifikace a konstrukční změny letadel, motorů letadel, vrtulí, letadlových částí a zařízení a leteckých pozemních zařízení**  
**Výroba zdravotnických prostředků**  
**Výroba a opravy zdrojů ionizujícího záření**  
**Velkoobchod a maloobchod**  
**Poradenská a konzultační činnost, zpracování odborných studií a posudků**  
**Projektování elektrických zařízení**  
**Výzkum a vývoj v oblasti přírodních a technických věd nebo společenských věd**  
**Testování, měření, analýzy a kontroly**  
Druh živnosti: **Ohlašovací volná**  
Vznik oprávnění: **30.08.2018**  
Doba platnosti oprávnění: **na dobu neurčitou**

## **Seznam zúčastněných osob**

Jméno a příjmení: **Vojtěch Michálek (1)**  
Datum narození: **10.04.1985**

Úřad příslušný podle §71 odst.2 živnostenského zákona: **Městský úřad Tábor**


Ministerstvo průmyslu a obchodu osvědčuje, že údaje uvedené v tomto výpisu jsou k datu platnosti výpisu zapsány v živnostenském rejstříku.

## Annex no. 2 – Bid Cover Sheet

### BASIC DATA:

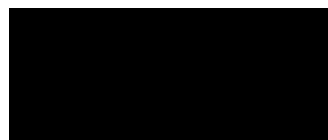
**Public Tender Name:** FPGA component: SpaceWire and UART  
**Contracting authority:** Výzkumný a zkušební letecký ústav, a.s.  
**Registered office:** Beranových 130, 199 05 Praha - Letňany  
**ID No.:** 00010669  
**Tax ID No.:** CZ00010669

**Person authorized  
to act on behalf of the contracting authority:** 

**Tenderer:** Eltvor Instruments, s.r.o.  
**Address:** Kamarýtova 714/5, 390 02 Tábor  
**ID No.:** 07408919  
**Tax ID No.:** CZ07408919  
**Person authorized  
to act on behalf of the tenderer:** Vojtěch Michálek  
**Bank details:**   
**Authorized representatives:** Vojtěch Michálek

### Offer price for FPGA component: SpaceWire and UART:

**Price total without VAT:** 68 000 EUR  
**Total VAT:** 14 280 EUR  
**Total price including VAT:** 82 280 EUR



Eltvor Instruments, s.r.o.

---

## FPGA component: SpaceWire & UART – offer

---

### Technical specification

- 8× UART
  - standard 16c550, in Linux mainline as /dev/ttyS\*
  - support for DIR pin for RS485
  - heritage from VZLUSAT2/Vitacam (3MBd UART for Endurosat SBTx)
- 2× SpaceWire
  - according to ECSS-E-ST-50-12C (excluding 5.4.10.1)
  - speed at least 200Mbps, target 400Mbps (maximum of standard, TBC during the synthesis for specific FPGA type)
  - easy model for programming
    - \* fully in user-space
    - \* IRQ functional, but not required to use
    - \* memory buffer, without need for DMA FSM
  - example SW demo including spwsend, spwdump (equivalent to cansend, candump) including source code which can be used as a base for user SW
  - it will be tested:
    - \* between two ELT-DPU that have same SpW codec
    - \* between ELT-DPU with respective SpW codec and third-party HW SpW interface, e.g. nanoXplore NG-MEDIUM SpW0 on Eltvor/PIKRON NX-DAC board

### Delivery terms:

- deliverable: bitstream for FPGA chip and pinout according to VZLÚ specification
- deliverable: EDIF or VHDL netlistu or Verilog netlistu (format will be specified from our side)
- function will be demonstrated on user hardware (based on Enclustra Mercury ZX5, Zynq7015 module)
- price: 68 000 EUR (60kEUR design + 2kEUR/licence for each FPGA chip) without VAT
- delivery time: 8 weeks from the signing of the contract

## Annex.4 - FPGA component: SpaceWire and UART - compliance overview

UART	YES	NO	Note (specify different value)
8 pcs of interfaces	x		
Speed up to 3 M baud	x		
Directin pin for TX enable for RS485	x		
Linux interface: /dev/ttyS*	x		

SpaceWire	YES	NO	Note (specify different value)
2 pcs of interfaces	x		
According to ECSS-E-ST-50-12C (excluding 5.4.10.1)	x		Fixed Tx speed, may be changed by clock multiplier/divider setting.
Speed 200Mbps min.	x		commitment: <=200Mbps; goal: <=400Mbps
Linux software interface: memory buffer, IRQ, fully in user-space, example software (with source code)	x		

General	YES	NO	Note (specify different value)
Previous experience with SpaceWire interface			2015: project High-Performance Time&Frequency Links, working SpW loopback on board level; 2021: NXDAC (nanoXplore + E2V DAC board equipped with 3 SpW interfaces)
SpaceWire will be tested against third party hardware	x		Minimum: nanoXplore NG-MEDIUM. Possibly other HW.
Deliverable: Bitstream for target platform (FPGA chip and pinout will be provided)	x		
Deliverable: EDIF or VHDL netlist or Verilog netlist. For possible reuse in future missions.	x		
Demonstration of deliverable on user hardware (2x Engineering model and 2x Flight model) based on Enclustra Mercury ZX5, Zynq7015.	x		VPN is expected to be arranged by VZLU.