

KUPNÍ SMLOUVA

kteřou ve smyslu § 2079 a násl. zákona č. 89/2012 Sb., občanského zákoníku (dále jen „občanský zákoník“) uzavřely níže uvedeného dne, měsíce a roku a za následujících podmínek tyto smluvní strany

KUPUJÍCÍ

Název: Vysoké učení technické v Brně

Součást: Středoevropský technologický institut

Sídlo: Purkyňova 656/123, 612 00 Brno

Veřejná vysoká škola, nezapisuje se do obchodního rejstříku

Bankovní spojení: xxx

Zástupce: prof. Ing. Radimír Vrba, CSc.,

ředitel Středoevropského technologického institutu VUT v Brně

IČ: 00216305

DIČ: CZ 00216305

Kontaktní osoba Kupujícího: xxx

xxx

a

PRODÁVAJÍCÍ

Název: HUMUSOFT, spol. s r.o.

Sídlo: Praha 8, Pobřežní 20, čp. 224, PSČ 18600

Zápis v obchodním rejstříku: C 22302 vedená u Městského soudu v Praze

Zástupce: Ing. Jiří Sehnal

IČ: 40525872

DIČ: CZ40525872

Bankovní spojení: xxx

Kontaktní osoba Prodávajícího:

xxx

(dále též jako „smluvní strany“)



I. PŘEDMĚT KOUPE

- 1) Předmětem koupě podle této Smlouvy je dodávka HIL a RCP simulačního systému dSPACE SCALEXIO.

Předmět koupě je blíže specifikován v technickém popisu, který je nedílnou součástí této Smlouvy jako její příloha č. 1 a 2 a současně byly požadavky na Předmět koupě předmětem veřejné zakázky nazvané „Systémy RCP a HIL“.

- 2) Účelem této smlouvy je garance splnění zadání veřejné zakázky uvedené v bodě 1 tohoto článku a všech z toho vyplývajících podmínek a povinností převzatých Prodávajícím v rámci zadávacího řízení podle zadávací dokumentace veřejné zakázky a nabídky Prodávajícího. Tato garance je nadřazená ostatním podmínkám a garancím uvedeným v této smlouvě
- 3) Prodávající se touto Smlouvou zavazuje:
- a) odevzdat Kupujícímu Předmět koupě a umožnit mu nabýt vlastnické právo k takovému Předmětu koupě,
 - b) splnit další povinnosti uvedené v této Smlouvě,
- a Kupující se zavazuje Předmět koupě převzít a zaplatit kupní cenu.
- 4) Prodávající a Kupující dále ujednávají, že dále je Prodávající krom shora uvedeného rovněž povinen a zavazuje se:
- a) Předmět koupě dopravit na Kupujícím za tím účelem určené místo,
 - b) předmět koupě plně zprovoznit,
 - c) Předmět koupě uvést do plně funkčního a provozuschopného stavu, náležitě seznámit a zaškolit obsluhu zařízení tvořícího Předmět koupě tak, aby byla schopna s Předmětem koupě bez jakýchkoli komplikací zacházet a řádně ho užívat,
 - d) seznámit obsluhu zařízení s údržbou Předmětu koupě
 - e) prokázat splnění všech technických parametrů Předmětu koupě,
 - f) předat soupis jednotlivých položek Předmětu koupě.

II. KUPNÍ CENA A PLATEBNÍ PODMÍNKY

- 1) Kupující se zavazuje Prodávajícímu zaplatit kupní cenu ve výši:

	Cena v Kč bez DPH	Výše DPH v Kč	Cena v Kč včetně DPH
HIL systém	4 822 630,00	1 012 752,30	5 835 382,30
RCP systém	2 399 610,00	503 918,10	2 903 528,10
CELKEM	7 222 240,00	1 516 670,40	8 738 910,40

- 2) Prodávající je oprávněn předat Předmět koupě po částech, a to samostatně část HIL systém a část RCP systém v termínech dle čl. III Smlouvy.
- 3) Po předání části Předmětu koupě je Prodávající oprávněn příslušnou část Předmětu koupě fakturovat. Součástí prvního daňového dokladu (faktury) bude Předávací protokol, ze kterého bude zřejmé, která část Předmětu koupě byla předána. Součástí závěrečného daňového dokladu bude Závěrečný předávací protokol.
- 4) Prodávající bere na vědomí, že Předmět koupě je hrazen z prostředků poskytnutých na realizaci projektu: *Výzkumné a inovační centrum pro pokročilou průmyslovou výrobu (RICAIP), reg. č. CZ.02.1.01/0.0/0.0/17_043/0010085*, z Operačního programu Výzkum, vývoj a vzdělávání.

III. MÍSTO A ČAS PLNĚNÍ

- 1) Prodávající se zavazuje odevzdat Kupujícímu shora uvedený Předmět koupě nejpozději v následujících termínech:
 - a. **do 2 měsíců** ode dne účinnosti smlouvy bude předán RCP systém, převzetí tohoto systému bude stvrzeno Předávacím protokolem,
 - b. **do 3 měsíců** ode dne účinnosti smlouvy bude předán HIL systém a současně bude prokázána kompatibilita obou systémů tak jak je požadováno v technickém popisu, který je přílohou č. 1 a 2 Smlouvy; převzetí druhého systému a kompatibilita obou systémů bude stvrzena Závěrečným předávacím protokolem.

Prodávající splní svou povinnost odevzdat shora uvedený Předmět koupě nebo část Předmětu koupě tím, že tento bude převzat jako bezvadný Kupujícím.

- 2) Prodávající se současně zavazuje, že s ohledem na povahu Předmětu koupě Kupujícího s dostatečným časovým předstihem (minimálně 5 pracovních dnů) prokazatelně uvědomí o tom, že má v úmyslu Předmět koupě nebo část Předmětu koupě odevzdat, jinak Kupující není povinen Předmět koupě převzít. V případě, že Prodávající včas uvědomí Kupujícího dle předchozí věty, zavazuje se Kupující umožnit Prodávajícímu přístup do místa plnění.
- 3) Prodávající se zavazuje Předmět koupě odevzdat v níže uvedeném místě:
 - Vysoké učení technické v Brně, Středoevropský technologický institut, budova B, Purkyňova 656/123b, 612 00 Brno
- 4) Kupující prohlašuje, že je jeho jménem oprávněn převzít Předmět koupě nebo část Předmětu koupě a podepsat Předávací protokol a Závěrečný předávací protokol:
xxx
zástupně
xxx
- 5) Prodávající bere na vědomí, že Kupující výslovně požaduje dodání veškeré nezbytné dokumentace Předmětu koupě v souladu s čl. IV odst. 3 Všeobecných nákupních podmínek VUT.

IV. ZÁRUKA ZA JAKOST

Kupující a prodávající ujednávají, že záruční doba na Předmět koupě stejně jako na každou jeho část je **24 měsíců**, a to ode dne, kdy byl Předmět koupě jako bezvadný převzat kupujícím, tj. ode dne stvrzení Závěrečného předávacího protokolu.

V. POJIŠTĚNÍ

Prodávající se zavazuje, že po celou dobu trvání jeho povinností ze Smlouvy (tj. do konce běhu záruční doby na kteroukoliv část Předmětu koupě včetně splnění jeho povinností plynoucích z případně uplatněných vad Kupujícím v rámci záruky) bude mít sjednánu pojistnou smlouvu, jejímž předmětem bude pojištění odpovědnosti Prodávajícího za škodu, která vznikne Kupujícímu nebo třetím osobám na jejich majetku v souvislosti s plněním Smlouvy v důsledku činnosti Prodávajícího pro případ způsobení škody, a to s limitem pojistného plnění alespoň ve výši 3.000.000,- (slovy: tři miliony) Kč. Pojištění odpovědnosti bude zahrnovat rovněž povinnost nahradit škodu či újmu způsobenou vadným výrobkem nebo vadně vykonanou prací. Tuto pojistnou smlouvu se Prodávající zavazuje kdykoliv na požádání předložit kontaktní osobě Kupujícího k nahlédnutí. Nesplnění závazků dle tohoto ustanovení je podstatným porušením Smlouvy.

VI. UJEDNÁNÍ O NEMOŽNOSTI PLNĚNÍ

Smluvní strany berou na vědomí, že Smlouvu uzavírají v době probíhající pandemie v souvislosti s výskytem koronaviru (označovaného jako SARS CoV-2). Prodávající si není ke dni uzavření Smlouvy vědom jakýchkoliv překážek, které by mu v důsledku šíření koronaviru znemožňovaly řádně splnit závazky vyplývající ze Smlouvy. V případě, že po nabytí účinnosti Smlouvy takové překážky nastanou, bude tato situace řešena podle příslušných ustanovení Smlouvy za přiměřeného použití ustanovení o vyšší moci s tím, že oprávnění Kupujícího odstoupit od Smlouvy dle čl. X odst. 5) Všeobecných nákupních podmínek VUT vznikne až po uplynutí 15 dní trvání okolností vyšší moci.

VII. ZÁVĚREČNÁ USTANOVENÍ

1) Nedílnou součástí Smlouvy jsou níže uvedené přílohy:

- a) Příloha č. 1 – Technický popis Předmětu koupě – Systém HIL
- b) Příloha č. 2 – Technický popis Předmětu koupě – Systém RCP

Smluvní strany sjednávají, že v případě nesrovnalostí či kontradikcí mají ustanovení čl. I. až VII. Smlouvy přednost před ustanoveními všech příloh Smlouvy. Smluvní strany dále sjednávají, že v případě nesrovnalostí či kontradikcí mezi jednotlivými přílohami je rozhodující znění přílohy, jejíž číselné označení uvedené v tomto odstavci je nižší.

- 2) Součástí této Smlouvy jsou rovněž Všeobecné nákupní podmínky VUT ve znění účinném ke dni zahájení zadávacího/výběrového řízení, na jehož základě je uzavírána tato Smlouva (dále v textu pouze jako „VNP“). VNP mají povahu obchodních podmínek ve smyslu ustanovení § 1751 občanského zákoníku a upravují práva a povinnosti Prodávajícího a Kupujícího v případě, že tyto nejsou specifikovány v této Smlouvě. V té souvislosti rovněž smluvní strany k zamezení jakýchkoli spekulací prohlašují a uzavírají dohodu v tom smyslu, že ve VNP se Smlouvou myslí tato Smlouva. Obě smluvní strany současně ujednávají, že v případě odlišnosti ustanovení Smlouvy a VNP platí vždy ustanovení Smlouvy. VNP jsou dostupné na <http://vut.cz/vnp>, přičemž Prodávající svým níže uvedeným podpisem stvrzuje, že se s textem VNP detailně seznámil a že jsou mu tudíž známy.
- 3) Prodávající je oprávněn přenést svoje práva a povinnosti z této Smlouvy na třetí osobu pouze s předchozím písemným souhlasem Kupujícího. Ustanovení § 1879 občanského zákoníku se nepoužije.
- 4) Prodávající se za podmínek stanovených touto Smlouvou v souladu s pokyny Kupujícího a při vynaložení veškeré potřebné péče zavazuje strpět uveřejnění této Smlouvy včetně případných dodatků Kupujícím podle § 219 zákona č. 134/2016 Sb., o zadávání veřejných zakázek.
- 5) Smluvní strany podpisem na této Smlouvě potvrzují, že jsou si vědomy, že se na tuto Smlouvu vztahuje povinnost jejího uveřejnění dle zákona č. 340/2015 Sb., o registru smluv, v platném znění. Uveřejnění Smlouvy zajišťuje Kupující.
- 6) Pokud se stane některé ustanovení Smlouvy neplatné nebo neúčinné, nedotýká se to ostatních ustanovení této Smlouvy, která zůstávají platná a účinná. Smluvní strany se v takovém případě zavazují nahradit dohodou ustanovení neplatné nebo neúčinné ustanovením platným a účinným, které nejlépe odpovídá původně zamýšlenému účelu ustanovení neplatného nebo neúčinného.
- 7) Tato Smlouva obsahuje úplné ujednání o předmětu Smlouvy a všech náležitostech, které smluvní strany měly a chtěly ve smlouvě ujednat, a které považují za důležité pro závaznost této Smlouvy. Žádný projev smluvních stran učiněný při jednání o této Smlouvě ani projev učiněný po uzavření této Smlouvy nesmí být vykládán v rozporu s výslovnými ustanoveními této Smlouvy a nezakládá žádný závazek žádné ze smluvních stran.
- 8) Tato smlouva je uzavírána elektronickými prostředky a to tak, že ji každá smluvní strana opatří svým uznávaným elektronickým podpisem.

- 9) Smluvní strany potvrzují, že si tuto Smlouvu před jejím podpisem přečetly a že s jejím obsahem souhlasí. Na důkaz toho připojují své podpisy.

V Brně

V Praze

.....
prof. Ing. Radimír Vrba, CSc.,
ředitel CEITEC VUT
za Kupujícího

.....
Ing. Jiří Sehnal,
jednatel společnosti
za Prodávajícího

Příloha č. 1 smlouvy
Technický popis Předmětu koupě - Systém HIL
Veřejná zakázka: Systémy RCP a HIL
SPECIFIKACE HIL SYSTÉMU

Tato specifikace určuje minimální požadavky zadavatele na předmět zakázky, dodavatel doplní obchodní názvy nabízeného zboží tam, kde je to vhodné, případně přiloží do nabídky vlastní cenovou nabídku a technický popis, přičemž všechny požadavky uvedené v této příloze musí být splněny a zahrnuty v nabídkové ceně. Tato příloha bude součástí smlouvy uzavřené s vybraným dodavatelem.

číslo řádku	Popis parametru	Požadovaná hodnota	Nabídka dodavatele
1	Obecný popis		
2	HIL systém (Hardware In the Loop)	ano	ano
3	- umístění všech komponent v racku 19" s výškou 37HU	ano	ano
4	- kabeláž mezi jednotlivými komponentami	ano	ano
5	- zdroj napětí s dostatečným výkonem pro běh celého systému	ano	ano
6	- kontakty komponent umožňujících vkládání chyb jsou realizované pomocí vysoce spolehlivých konektorů, které jsou imunní proti nárazům a vibracím (dodáno včetně nástrojů na krimpování a extrakci pinů)	ano	ano
7	- záruka minimálně 24 měsíců	ano	ano
8	Hardware	ano	ano
9	Více jádrová procesorová jednotka	ano	ano
10	- počet jader 4 nebo víc	ano	ano
11	- kmitočet jader 3,6 GHz nebo víc	ano	ano
12	- cache L1 32+32 kB nebo víc	ano	ano
13	- cache L2 200 kB nebo víc	ano	ano
14	- cache L3 8 MB nebo víc	ano	ano
15	- paměť 16 GB nebo víc	ano	ano
16	- úložiště pro záznam dat 400 GB nebo víc	ano	ano
17	- integrovaný gigabitový Ethernet	ano	ano
18	- připojení k PC pomocí gigabitového Ethernetu	ano	ano
19	- sloty PCI – 2 nebo víc	ano	ano
20	- sloty PCIe x16 – 2 nebo víc	ano	ano
21	- sloty PCIe x4 – 2 nebo víc	ano	ano
22	- možnost zřetězení více procesorových jednotek	ano	ano
23	- aktivní chlazení	ano	ano
24	- rozsah pracovních teplot od 10 do 40 ° Celsia nebo širší	ano	ano
25	- dostatečný počet rychlých real-timových komunikačních linek pro připojení další procesorové jednotky a požadovaných modulů.	ano	ano
26	- teoretická rozšiřitelnost až na 40 modulů	ano	ano
27	- možnost připojení modulů vzdálených až 80 m	ano	ano
28	Procesorová jednotka musí mít přístup k:	ano	ano
29	Vstupy pro testování výstupních signálů testovaných systémů	ano	ano
30	- počet kanálů 10 (nebo víc)	ano	ano
31	- měření napětí jako analogové hodnoty nebo digitální hodnoty s nastavitelnou hranicí spínání	ano	ano
32	- měření napětí v rozsahu -60...60 V (obě hranice mohou být o ±10 V posunuty)	ano	ano
33	- rozlišení měření napětí 16 bitů nebo jemnější	ano	ano
34	- měření proudu jako analogové hodnoty nebo digitální hodnoty s nastavitelnou hranicí spínání	ano	ano
35	- měření proudu v rozsahu -30...30 A (obě hranice mohou být o ±5 A posunuty)	ano	ano
36	- rozlišení měření proudu 16 bitů nebo jemnější	ano	ano
37	- stálý proud na jednom kanálu v rozsahu ±10 A nebo širším	ano	ano
38	- rychlost snímání proudu i napětí 250 kHz nebo rychlejší	ano	ano
39	- trigrování od času a událostí, řízené z modelu	ano	ano
40	- sdružování kanálů pro větší proudovou kapacitu	ano	ano
41	- maximální proudová zatížitelnost při sdružení všech kanálů v rozsahu ±60 A nebo širším	ano	ano
42	- funkce elektronické pojistky nastavitelná konfiguračním software v rozsahu 1 až 10 A (spodní mez může být nižší, nemůže být vyšší)	ano	ano
43	- zpětné nahození pojistky pomocí software	ano	ano
44	- simulace poruch dostupná na všech kanálech	ano	ano
45	- připojení rychlou komunikační sběrnici	ano	ano
46	Výstupy pro stimulaci vstupů testovaných systémů	ano	ano
47	- 10 galvanicky oddělených softwarově nastavitelných kanálů (nebo víc)	ano	ano
48	Napěťový výstup	ano	ano
49	- napětí v rozsahu -20...20 V (obě hranice mohou být o ±5 V posunuty)	ano	ano

číslo řádku	Popis parametru	Požadovaná hodnota	Nabídka dodavatele
50	- proudová zatížitelnost v rozsahu ± 40 mA (nebo širším)	ano	ano
51	- rozlišení DAC 16 bitů nebo jemnější	ano	ano
52	- frekvence generovaného sinusového napětí 0-100 kHz nebo víc	ano	ano
53	Proudový výstup	ano	ano
54	- proud v rozsahu -40...40 mA (nebo širším)	ano	ano
55	- napětí při generování proudu v rozsahu ± 60 V nebo širším	ano	ano
56	- rozlišení DAC 15 bitů nebo jemnější	ano	ano
57	- frekvence generovaného sinusového proudu 0-100 kHz nebo víc	ano	ano
58	Emulace odporu	ano	ano
59	- odpor v rozsahu 20 Ohm... 500 kOhm (nebo širším)	ano	ano
60	- napětí při emulaci odporu v rozsahu ± 60 V nebo širším	ano	ano
61	- proud v rozsahu -40...40 mA (nebo širším)	ano	ano
62	Číslicový výstup	ano	ano
63	- napětí v rozsahu -60...60 V (obě hranice mohou být o ± 10 V posunuty)	ano	ano
64	- proudová zatížitelnost v rozsahu ± 40 mA nebo širším	ano	ano
65	- frekvence výstupního signálu 0 – 1 MHz nebo větší	ano	ano
66	- možnost paralelizace výstupů pro zvýšení proudové zatížitelnosti	ano	ano
67	- možnost serializace výstupů pro zvýšení napěťového rozsahu	ano	ano
68	- možnost vkládání chyb na všech kanálech	ano	ano
69	- rychlá komunikační sběrnice	ano	ano
70	- funkce elektronické pojistky na všech kanálech	ano	ano
71	Jednotka vstupů a výstupů vybavená modulem vkládání testovacích poruch (veškeré nastavování formou sw (vyjma externě připojované zátěže))	ano	ano
72	- emulace chyb přerušeno vodiče	ano	ano
73	- emulace chyby zkratu na zem	ano	ano
74	- emulace chyby zkratu na napájecí napětí	ano	ano
75	- emulace chyby zkratu mezi dvěma vodiči	ano	ano
76	- 5 A na kanál nebo víc	ano	ano
77	- možnost připojení reálné zátěže	ano	ano
78	- slučování kanálů pro zvýšení proudové zatížitelnosti	ano	ano
79	- jištění pojistkami	ano	ano
80	- proudová spotřeba na všech kanálech 40 A nebo víc	ano	ano
81	- měření a záznam vstupního napětí, min. 20 kanálů, rozlišení 16 bitů nebo jemnější, rozsah 0-60 V (horní hranice napětí ± 10 V)	ano	ano
82	- měření, záznam a trigování vstupního proudu, minimálně 15 kanálů, rozsah měření ± 18 A nebo větší, rozlišení 16 bitů nebo jemnější	ano	ano
83	- generování výstupního napětí, minimálně 15 kanálů, rozsah 0-10 V při proudu ± 5 mA nebo větším, rozlišení 14 bitů nebo jemnější	ano	ano
84	- generování výstupního proudu	ano	ano
85	- napěťový výstup z tabulky	ano	ano
86	- proudový výstup z tabulky	ano	ano
87	- číslicový multibitový vstup s možností použít jako trigger, nebo PWM/PFM, s možností záznamu číslicového vstupu a zachytávání protokolu SENT pro komunikaci mezi snímači a ECU, 24 bitů nebo víc, nastavitelná spínací hodnota v rozsahu 0-24 V nebo větším, napěťový rozsah 0 – 60 V	ano	ano
88	- multibitový výstup, možnost generování PWM/PFM, definovaných číslicových pulsů, odeslání tabulkových číslicových dat, generování protokolu SENT pro komunikaci mezi snímači a ECU, možnost simulace inkrementálního snímače, 24 bitů nebo víc, napěťový rozsah logické jedničky 5-60 V nebo širší, proudový rozsah -60 – 60 mA nebo širší	ano	ano
89	- nastavení odporu, počet kanálů 10 nebo víc, rozsah odporu 20 Ohm až 1 MOhm nebo širší, výkon minimálně 200 mW	ano	ano
90	- simulace lambda sondy	ano	ano
91	- dvě (nebo víc) CAN linky konfigurovatelné pro high-speed a low-speed CAN	ano	ano
92	- dvě (nebo víc) LIN linky konfigurovatelné jako K-line	ano	ano
93	- dvě (nebo víc) FlexRay linky konfigurovatelné jako dvě sběrnice, nebo jedna fault tolerant sběrnice	ano	ano
94	- všechny I/O připojeny rychlou komunikační sběrnicí	ano	ano
95	Analogové vstupy AI	ano	ano
96	- rozlišení 16 bitů nebo vyšší	ano	ano
97	- 10 AI nebo víc s rozsahem 0...60 \pm 10 V	ano	ano
98	- 10 AI nebo víc s rozsahem -10...10 V	ano	ano
99	- 15 AI nebo víc nezávislých vysokorychlostních převodníků s diferenčními vstupy s rozsahem -10...10 V, doba převodu 300 ns nebo kratší, 8 nebo víc externích volitelných triggerů, vstupní impedance 500 kohm nebo víc, chyba offsetu ± 1 mV nebo nižší, drift zesílení ± 10 ppm/K, přerušeni od začátku i konce převodu	ano	ano

číslo řádku	Popis parametru	Požadovaná hodnota	Nabídka dodavatele
100	- sw pro zachytávání AI	ano	ano
101	Číslicové vstupy DI	ano	ano
102	- 12DI nebo více s rozsahem 0...60±10 V	ano	ano
103	- současné čtení vstupů	ano	ano
104	- použitelnost jako trigger	ano	ano
105	- použitelné pro PWM	ano	ano
106	Analogové výstupy AO	ano	ano
107	Rozlišení 14 bitů nebo vyšší	ano	ano
108	- 5 AO nebo víc s rozsahem 0...10 V	ano	ano
109	- 4 AO nebo víc s rozsahem -30...30 mA nebo širším	ano	ano
110	- 2 AO nebo víc s rozsahem -20...20 V (nebo širší 5 V na obě strany)	ano	ano
111	Rozlišení 16 bitů nebo vyšší	ano	ano
112	- 20 AO nebo víc s rozsahem -10...10 V, s obnovovací frekvencí minimálně 400 kps, zatížitelnost minimálně ± 5 mA, dovolené přepětí minimálně ± 50 V, minimálně čtyři linky s možností externího spouštění generování napěťových průběhů, možnost konfigurace v grafickém prostředí	ano	ano
113	Číslicové výstupy DO	ano	ano
114	- 12 DO nebo víc s nastavitelným výstupem 5... 60±10 V	ano	ano
115	Kanály pro simulaci odporové zátěže	ano	ano
116	- 5 nebo více kanálů	ano	ano
117	- minimální simulovaný odpor 20 ohmů nebo nižší	ano	ano
118	- maximální simulovaný odpor 1 Mohmů nebo vyšší	ano	ano
119	Speciální vstupy výstupy	ano	ano
120	- AI a AO přizpůsobené pro simulaci lambda sondy	ano	ano
121	Konfigurovatelný hardware pro připojení do sítě automotive/standard Ethernet	ano	ano
122	- čtyři nebo víc konfigurovatelných portů pro automotive/standard Ethernet s rychlostí 100 Mbits/s / 1000 Mbit/s	ano	ano
123	- Ethernetový switch	ano	ano
124	- čtyři kontroléry nebo víc	ano	ano
125	HW podpora fieldbusových řešení Profibus a EtherCat	ano	ano
126	- Profibus master terminál, podpora komunikačních rychlostí 9.6 kbaud...12 Mbaud	ano	ano
127	- Profibus slave terminál, podpora komunikačních rychlostí 9.6 kbaud...12 Mbaud	ano	ano
128	- EtherCat slave	ano	ano
129	- EtherCat master (běžící na některém z Ethernetových portů)	ano	ano
130	FPGA propojené s procesorovou jednotkou pro programování rychlých bloků – jsou požadovány	ano	ano
131	Jedno FPGA s	ano	ano
132	- počet systémových logických jednotek 400000 nebo víc	ano	ano
133	- počet DSP řezů 1600 nebo víc	ano	ano
134	- distribuovaná RAM 5900 kbit nebo větší	ano	ano
135	- bloková paměť RAM 19000 kbit nebo větší	ano	ano
136	- pracovní frekvence 120 MHz nebo větší	ano	ano
137	- rychlé komunikační rozhraní s procesorovou jednotkou	ano	ano
138	- multi gigabit transievers 4 nebo víc	ano	ano
139	Jedno FPGA s	ano	ano
140	- počet systémových logických jednotek 1100000 nebo víc	ano	ano
141	- počet DSP řezů 1900 nebo víc	ano	ano
142	- distribuovaná RAM 9000 kbit nebo větší	ano	ano
143	- bloková paměť RAM 30000 kbit nebo větší	ano	ano
144	- dodatečná paměť RAM 4 GB nebo víc	ano	ano
145	- pracovní frekvence 120 MHz nebo větší	ano	ano
146	- rychlé komunikační rozhraní s procesorovou jednotkou	ano	ano
147	- multi gigabit transievers 4 nebo víc	ano	ano
148	Každé FPGA musí mít přístup k:	ano	ano
149	Analogové vstupy AI FPGA	ano	ano
150	- 14 AI nebo více	ano	ano
151	- rozlišení 14 bitů nebo jemnější	ano	ano
152	- rychlost vzorkování 4 MSPS nebo rychlejší	ano	ano
153	Analogové výstupy AO FPGA	ano	ano
154	- 14 AO nebo více	ano	ano
155	- rozlišení 14 bitů nebo víc	ano	ano
156	- obnovovací rychlost 7 MSPS nebo rychlejší	ano	ano
157	- rozsah výstupního napětí mezi ± 9 V až ±12 V	ano	ano

číslo řádku	Popis parametru	Požadovaná hodnota	Nabídka dodavatele
158	Číslicové vstupy a výstupy DIO FPGA	ano	ano
159	- 60 DIO nebo víc	ano	ano
160	- maximální vstupní napětí 15 V nebo větší	ano	ano
161	- nastavitelná přepínací úroveň pro každý kanál v rozsahu 1 – 7 V nebo širší	ano	ano
162	- výstupní napětí s přepínatelným rozsahem 3.3 V nebo 5 V	ano	ano
163	- volitelný vstupní rozsah ± 5 V nebo ± 30 V na každém vstupu zvlášť	ano	ano
164	- počet kanálů rozšířených o RS232/RS485 transievery 15 nebo víc	ano	ano
165	- dosažitelná rychlost RS232 kanálů 200 kBaud nebo víc	ano	ano
166	- dosažitelná rychlost RS485 kanálů 15 MBaud nebo víc	ano	ano
167	Software	ano	ano
168	Software pro vizualizaci a ladění	ano	ano
169	- možnost vizualizovat a měnit proměnné v běžícím programu	ano	ano
170	- snadná tvorba a správa projektů	ano	ano
171	- snadná tvorba stránek zobrazení s využitím drag and drop vkládání přístrojů z přehledného seznamu	ano	ano
172	- možnost propojení proměnných s přístroji	ano	ano
173	- grafické nastavování vzhledu a vlastností přístrojů	ano	ano
174	- možnost nastavit obnovovací periodu jednotlivých proměnných	ano	ano
175	- podpora grafického zobrazení dat	ano	ano
176	- vykreslování v xy souřadnicích	ano	ano
177	- indexové grafy (ukazují hodnotu v závislosti na indexu události)	ano	ano
178	- vykreslování časových průběhů	ano	ano
179	- vykreslování několika průběhů do jednoho grafu	ano	ano
180	- y osa společná nebo oddělená	ano	ano
181	- možnost označovat zajímavé události	ano	ano
182	- časové kurzory s analýzou dat	ano	ano
183	- snadné zoomování pomocí myši/klávesnice	ano	ano
184	- použití triggerů	ano	ano
185	- synchronizace časových intervalů přes několik grafů	ano	ano
186	- ukládání vybraných signálů do souboru s možností redukce dat	ano	ano
187	- automatický výpočet maxima, minima, střední hodnoty, střední směrodatné odchylky na zobrazeném časovém intervalu	ano	ano
188	- možnost vykreslovat 3D grafy, s možností zvolit způsob interpolace, snadná výměna dat s MS Excel, možnost zobrazovat n-rozměrné tabulky	ano	ano
189	- možnost vkládat www stránky do stránek zobrazení	ano	ano
190	- možnost vkládat pdf soubory do stránek zobrazení	ano	ano
191	- možnost vkládání mapových podkladů	ano	ano
192	- možnost vkládání zvukových stop a jejich přehrávání v závislosti na vybraných parametrech	ano	ano
193	- možnost rozšíření funkcionality přístrojů pomocí skriptovacího jazyka, například Python	ano	ano
194	- možnost synchronizace měření dat u připojených zařízení	ano	ano
195	- ASAM MDF 4.1 podpora pro vstup a výstup měřených dat	ano	ano
196	- kompatibilita s ASAM standardy MDF, XCP, CCP, ODX, ASAP2	ano	ano
197	- vestavěná možnost automatizace experimentů ve standardu ASAM MCD-3, vzdálené řízení	ano	ano
198	- monitorování a logování CAN, CAN FD, LIN, FlexRay a Ethernet	ano	ano
199	- přístroje pro zobrazení přijatých zpráv, rámců a PDU u sběrníc CAN, CAN FD a LIN	ano	ano
200	- přehrávání logovaných zpráv CAN, CAN FD a LIN	ano	ano
201	- konfigurace a trigování vysílaných zpráv CAN, CAN FD a LIN	ano	ano
202	- analýza sběrníc (vytížení, počet rámců, statistiky) pro CAN a CAN FD	ano	ano
203	- výpočet statistik na LIN sběrnici	ano	ano
204	- podpora časového kurzoru v přijatých datech	ano	ano
205	- podpora pro ASAM XIL API pro možnost připojení testovacích nástrojů třetích stran	ano	ano
206	Software pro konfiguraci hardware	ano	ano
207	- správa na úrovni projektu	ano	ano
208	- grafická konfigurace aplikací pro reálný čas	ano	ano
209	- možnost současného ovládání až 1000 I/O (nebo více)	ano	ano
210	- konfigurace vícejádrového systému	ano	ano
211	- konfigurace víceprocesorového systému	ano	ano
212	- možnost rozdělení běhu složitých modelů mezi procesorovými jednotkami a procesorovými jádry v prostředí dodaného software	ano	ano
213	- možnost rozdělení běhu mezi procesorovými jádry na úrovni MATLAB Simulink, včetně vygenerování komunikačních propojení mezi jádry	ano	ano
214	- import souborů z MATLAB Simulink	ano	ano

číslo řádku	Popis parametru	Požadovaná hodnota	Nabídka dodavatele
215	- možnost vkládat FMU, předkompilovaná FMU	ano	ano
216	- možnost vkládat kód vygenerovaný v jazyce C	ano	ano
217	- možnost tvorby knihoven z vkládaných částí (použití v jiných projektech, zneviditelnění zdrojového kódu pro ochranu IP)	ano	ano
218	- možnost vytvoření projektu přímo z modelu v Simulinku	ano	ano
219	- možnost spuštění kompilace z modelu v Simulinku	ano	ano
220	- změna nastavení v konfiguračním software se promítne i do schématu v Simulinku	ano	ano
221	- správa propojení pinů v Simulinku s konkrétními hardwarovými vstupy a výstupy	ano	ano
222	- možnost definovat funkci a vlastnosti hw vstupů a výstupů	ano	ano
223	- vygenerování přehledné dokumentace popisující fyzické propojení vstupů a výstupů s externími zařízeními	ano	ano
224	- provedení celého procesu sestavení výsledné aplikace (i z vložených Simulinkových schémat)	ano	ano
225	- možnost konfigurace CAN a CAN FD sítí	ano	ano
226	- možnost konfigurace LIN sítí	ano	ano
227	- možnost práce s několika komunikačními maticemi v rámci jedné konfigurace	ano	ano
228	- podpora pro gateways, inspekční a manipulační funkce sběrnic LIN, CAN a CAN FD	ano	ano
229	- konfigurace připojení HIL systému k Ethernetovým zařízením a sítím	ano	ano
230	- konfigurace protokolu Ethernetového protokolu UDP/IP	ano	ano
231	- konfigurace protokolu Ethernetového protokolu TCP/IP	ano	ano
232	- podpora Ethernet SOME/IP	ano	ano
233	Software pro automatizaci testovacích experimentů	ano	ano
234	- automatizace testů	ano	ano
235	- grafické vytváření testovacích procedur pomocí drag and drop z nabídek	ano	ano
236	- podpora vytváření vlastních knihoven pro opětovné využití dříve připravených testovacích sekvencí	ano	ano
237	- automatické generování testovacích reportů (HTML, PDF)	ano	ano
238	- možnost ladění grafických testovacích sekvencí	ano	ano
239	- možnost zakázání vybraných testovacích kroků	ano	ano
240	- certifikace pro ISO 26262 a IEC 61508	ano	ano
241	- přístup k simulačním modelům a ovládání testovacích poruch ve standardu ASAM XIL umožňující připojení zařízení třetích stran	ano	ano
242	- knihovna předdefinovaných testovacích kroků	ano	ano
243	- spuštění testů v závislosti na signálech a jejich vyhodnocení, grafické vytváření povolených hranic pro signály	ano	ano
244	- rozhraní pro konfiguraci testovací platformy ve standardu ASAM XIL API	ano	ano
245	- programové rozhraní pro vkládání testovacích poruch	ano	ano
246	- standardizovaný přístup k ASAM XIL API EES (Electrical Error Simulation) přes grafické programování	ano	ano
247	- přístup ke všem hw jednotkám pro vkládání poruch (FIU) v automatizovaných skriptech a aplikacích	ano	ano
248	- sledování FIU z hlediska analýzy příčiny a důsledku při FIU testech	ano	ano
249	- možnost přepínání chyb podle stavu proměnných v modelu	ano	ano
250	- možnost vložení až 200 poruch (nebo více)	ano	ano
251	SW podpora rychlého testování CAN komunikace	ano	ano
252	- podpora CAN FD	ano	ano
253	- simulace chyb	ano	ano
254	- detekce chyb	ano	ano
255	- inicializace a konfigurace sítě	ano	ano
256	- možnost importu databázových konfigurací (DBC, FIBEX, AUTOSAR)	ano	ano
257	- podpora „partial networking“	ano	ano
258	- monitorování provozu sítě a třídění zpráv podle různých kritérií	ano	ano
259	- podpora gateway pro propojení dvou CAN sítí (jednostranně i oboustranně)	ano	ano
260	- možnost značkování dat (čas odeslání, čas přijetí, komunikační zpoždění)	ano	ano
261	- změna CAN zpráv za běhu sítě	ano	ano
262	- podpora J1939 (DBC, AC, BAM, RTS, CTS)	ano	ano
263	- možnost současného použití několika databázových souborů v jednom modelu	ano	ano
264	- možnost tvorby konfigurace CAN a CAN FD sítí na úrovni Simulinku	ano	ano
265	SW nástroj pro podporu tvorby LIN sítí	ano	ano
266	- softwarový nástroj pro konfiguraci modelů s LIN sítěmi	ano	ano
267	- správa rozsáhlých sítí	ano	ano
268	- správa nepodmíněných a event-triggered LIN rámců	ano	ano
269	- možnost načítání LDF, DBC, FIBEX a ARXML	ano	ano
270	- správa sítě na úrovni uzlů, rámců, událostí na sběrnici, slave-master úloh.	ano	ano

číslo řádku	Popis parametru	Požadovaná hodnota	Nabídka dodavatele
271	SW nástroj pro konfigurace FlexRay sítě	ano	ano
272	- možnost načtení konfigurací v různých formátech (Fibex, AUTOSAR)	ano	ano
273	- hierarchické zobrazení popisu komunikace	ano	ano
274	- možnost filtrování a generování reportů provozu sítě	ano	ano
275	- správa signálů, rámců, PDU	ano	ano
276	- podpora automatického a ručního nastavení tásků	ano	ano
277	- podpora funkcí AUTOSAR (end-to-end ochrana, bezpečná on board komunikace, globální synchronizace času)	ano	ano
278	SW pro konfiguraci Ethernetu	ano	ano
279	- podpora Ethernet SOME/IP, SOME/IP Service Discovery	ano	ano
280	- hierarchické zobrazení popisu komunikace	ano	ano
281	- vizualizace parametrů	ano	ano
282	- možnost importu FIBEX 4.1, 4.1.1 a AUTOSAR 4.2.1, 4.2.2, 4.3	ano	ano
283	- volitelné cluster, uzly, služby, skupiny událostí a parametry	ano	ano
284	- Multi-MAC simulace	ano	ano
285	- správa sítě na úrovni UDP	ano	ano
286	SW podpora fieldbusových řešení Profibus a EtherCat	ano	ano
287	- stack pro EtherCat master, podpora minimálně 25 zařízení na sběrnici, umožňující využití existujících Ethernetových portů	ano	ano
288	- synchronizace s real-time aplikací	ano	ano
289	- podpora distributed clock	ano	ano
290	- podpora CANopen přes EtherCat	ano	ano
291	- diagnostika Ethercat sběrnice	ano	ano
292	- EtherCat slave s podporou přerušení od přijetí dat	ano	ano
293	- podpora Profibus v roli master a slave	ano	ano
294	- podpora konfigurace sítě v prostředí konfiguračního sw	ano	ano
295	SW pro propojení procesorová jednotka – FPGA model – I/O FPGA	ano	ano
296	- integrace FPGA modelu v FPGA	ano	ano
297	- konfigurace vstupů a výstupů	ano	ano
298	- propojení FPGA modelu s programem běžícím v procesorové jednotce	ano	ano
299	- možnost vyvolání přerušovací rutiny v procesorové jednotce spouštěné z modelu v FPGA	ano	ano
300	- registry, skupiny registrů a buffery pro realizaci propojení procesorová jednotka -FPGA	ano	ano
301	- sledování hodnot v registrech a změna konstant v sw pro vizualizaci a ladění v reálném čase	ano	ano
302	- možnost použít ručně psaný kód ve VHDL nebo Verilogu	ano	ano
303	Softwarová podpora rychlé tvorby FPGA modelů	ano	ano
304	- generování PWM signálů (1f a 3f)	ano	ano
305	- osciloskop pro synchronní sledování signálů z FPGA do procesoru - 8 kanálů nebo více	ano	ano
306	- měření PWM signálů (1f a 3f)	ano	ano
307	- inteligentní Look-up tabulky (1D, 2D a 3D)	ano	ano
308	SW podpora v FPGA pro HIL simulaci elektrických motorů	ano	ano
309	- emulace výstupu resolveru, volitelný počet pólových dvojic, offset	ano	ano
310	- emulace sinusového enkodéru, volitelný počet pulsů, amplituda a offset	ano	ano
311	- emulace inkrementálního enkodéru, volitelný počet pulsů na otáčku a offset úhlu	ano	ano
312	- emulace Halova snímače, volitelný počet pólových dvojic, offset úhlu	ano	ano
313	- inverzní šestikanálová PWM, měření duty cycles, dead-time kompenzace. Hlídaní dodržování dead-time.	ano	ano
314	- generování PWM s proměnnou frekvencí a střídou	ano	ano
315	- současné načítání číslicových vstupů 1 až 40 nebo víc	ano	ano
316	- současné odesílání číslicových výstupů 1 až 40 nebo víc	ano	ano
317	- současné načítání analogových vstupů 1 až 20 nebo víc	ano	ano
318	- současné odesílání analogových výstupů 1 až 20 nebo víc	ano	ano
319	- model PMS, BLDC a asynchronního motoru v FPGA s konfigurací hvězda-trojúhelník u modelů třífázových motorů	ano	ano
320	Simulace systémů vyvinutých v Simscape Electrical v reálném čase	ano	ano
321	- automatické generování kódu	ano	ano
322	- nástroje pro analýzu modelu pro snadné použití	ano	ano
323	- simulace rozlehlých systémů současně v procesorové jednotce a v FPGA	ano	ano
324	- podpora komunikace mezi několika FPGA	ano	ano
325	- integrované monitorování hodnot na frekvencích FPGA a jejich odesílání do procesorové jednotky umožňující jejich vizualizaci	ano	ano

Příloha č. 2 smlouvy
Technický popis Předmětu koupě - Systém RCP
Veřejná zakázka: Systémy RCP a HIL
SPECIFIKACE RAPID PROTOTYPING SYSTÉMU

Tato specifikace určuje minimální požadavky zadavatele na předmět zakázky, dodavatel doplní obchodní názvy nabízeného zboží tam, kde je to vhodné, případně přiloží do nabídky vlastní cenovou nabídku a technický popis, přičemž všechny požadavky uvedené v této příloze musí být splněny a zahrnuty v nabídkové ceně. Tato příloha bude součástí smlouvy uzavřené s vybraným dodavatelem.

číslo řádku	Popis parametru	Požadovaná hodnota	Nabídka dodavatele
1	Obecný popis		ano
2	Modulární systém RCP (Rapid Control Prototyping) s možností rekonfigurace		ano
3	- skříň s procesorovou jednotkou		ano
4	- robustní skříň pro použití v automobilu (bez zdroje), napájitelná z akumulátoru automobilu nebo DC zdroje (není součástí dodávky), schopná pojmout procesorový modul, jedno FPGA s příslušnými vstupy a výstupy a vstupy a výstupy pro řízení motorů, zvýšená odolnost proti běžným vibracím při jízdě na silnicích		ano
5	- umístění zbytku I/O modulů ve skříni pro laboratorní použití		ano
6	- možnost propojení do jednoho systému, možnost výměny modulů mezi skříněmi, možnost rozdělení do dvou menších samostatných systémů, které jsou schopné běžet nezávisle		ano
7	- kabeláž a rychlé komunikační karty mezi jednotlivými skříněmi		ano
8	- zdroje napětí s dostatečným výkonem pro běh celého systému (vyjma skříně pro použití v automobilu)		ano
9	- záruka minimálně 24 měsíců		ano
10	Hardware		ano
11	Procesorová jednotka		ano
12	- počet jader 4 nebo víc		ano
13	- kmitočet jader 3,6 GHz nebo víc		ano
14	- cache L1 32+32 kB nebo víc		ano
15	- cache L2 200 kB nebo víc		ano
16	- cache L3 8 MB nebo víc		ano
17	- paměť 16 GB nebo víc		ano
18	- úložiště pro záznam dat 400 GB nebo víc		ano
19	- integrovaný gigabitový Ethernet		ano
20	- připojení k PC pomocí gigabitového Ethernetu		ano
21	- sloty PCI – 2 nebo víc		ano
22	- sloty PCIe x16 – 2 nebo víc		ano
23	- sloty PCIe x4 – 2 nebo víc		ano
24	- možnost zřetězení více procesorových jednotek		ano
25	- aktivní chlazení		ano
26	- rozsah pracovních teplot od 10 do 40 stupňů Celsia nebo širší		ano
27	- dostatečný počet rychlých real-timových komunikačních linek pro připojení další procesorové jednotky a požadovaných modulů		ano
28	- možnost připojení modulů vzdálených až 80 m		ano
29	Procesorový modul		ano
30	- počet jader 4 nebo víc		ano
31	- kmitočet jader 2,8 GHz nebo víc		ano
32	- cache L1 32+32 kB nebo víc		ano
33	- cache L2 200 kB nebo víc		ano
34	- cache L3 8 MB nebo víc		ano
35	- paměť 4 GB RAM nebo víc		ano
36	- paměť FLASH 8 GB nebo víc		ano
37	- integrovaný gigabitový Ethernet		ano
38	- připojení k PC pomocí gigabitového Ethernetu		ano
39	- sloty PCIe x1 – 2 nebo víc		ano
40	- sloty PCIe x4 – 2 nebo víc		ano
41	- rozhraní RS232		ano
42	- možnost zřetězení více procesorových jednotek		ano
43	- aktivní chlazení		ano
44	- minimálně dvě rychlé real-timové komunikační linky pro připojení další procesorové jednotky a IO modulu		ano
45	Procesorová jednotka nebo modul musí mít přístup k (je možné vybrat jestli jednotka, nebo modul, s rozumnou granularitou)		ano
46	Analogové vstupy AI		ano

číslo řádku	Popis parametru	Požadovaná hodnota	Nabídka dodavatele
47	- rozlišení 16 bitů nebo vyšší		ano
48	- 10 AI nebo víc s rozsahem 0...60±10 V		ano
49	- 10 AI nebo víc s rozsahem -10...10 V		ano
50	- sw pro zachytávání AI		ano
51	Číslicové vstupy DI		ano
52	- 12DI nebo více s rozsahem 0...60±10 V		ano
53	- současné čtení vstupů		ano
54	- použitelnost jako trigger		ano
55	- použitelné pro PWM		ano
56	Analogové výstupy AO		ano
57	- rozlišení 14 bitů nebo vyšší		ano
58	- 5 AO nebo víc s rozsahem 0...10 V		ano
59	- 4 AO nebo víc s rozsahem -30...30 mA nebo širším		ano
60	- 2 AO nebo víc s rozsahem -20...20 V (nebo širší 5 V na obě strany)		ano
61	Číslicové výstupy DO		ano
62	- 12 DO nebo víc s nastavitelným výstupem 5... 60±10 V		ano
63	Kanály pro simulaci odporové zátěže		ano
64	- 5 nebo více kanálů		ano
65	- minimální simulovaný odpor 20 ohmů nebo nižší		ano
66	- maximální simulovaný odpor 1 Mohmů nebo vyšší		ano
67	Speciální vstupy výstupy		ano
68	- AI a AO přizpůsobené pro simulaci lambda sondy		ano
69	Vstupy a výstupy pro řízení motorů		ano
70	- připojení resolveru s volitelným budícím napětím 3 Vrms, 7 Vrms nebo 10 Vrms		ano
71	- schopný dodat budící proud minimálně 150 mA		ano
72	- možnost nastavení frekvence budícího signálu v rozsahu 5 až 20 kHz nebo širším		ano
73	- rozlišení 16 bitů nebo víc		ano
74	- ochrana proti přepětí		ano
75	- EnDat Master		ano
76	- SSI Master		ano
77	- inkrementální enkodér		ano
78	- sinusový enkodér, volitelně 1 Vpp, nebo 2 Vpp		ano
79	- Hall enkodér		ano
80	- výstup 5 V se zatížitelností 500 mA (nebo větší) pro napájení snímačů polohy – dva nebo víc		ano
81	- analogové vstupy pro snímání proudů 6 nebo víc		ano
82	- rozsah -10 až 10 V		ano
83	- rozlišení 16 bitů nebo jemnější		ano
84	- vzorkování 2 MS/s nebo rychlejší		ano
85	- číslicové výstupy pro generování PWM 16 nebo víc		ano
86	- přepínatelné výstupní úrovně 3,3 V TTL, nebo 5 V TTL/CMOS		ano
87	- konfigurace jako high-side switch, low-side switch, nebo push/pull		ano
88	- zatížitelnost ±30 mA nebo víc		ano
89	- rychlé komunikační rozhraní s procesorovou jednotkou		ano
90	- vše konfigurováno v grafickém sw nástroji		ano
91	Softwarově konfigurovatelné číslicové vstupy výstupy		ano
92	- více než 90 kanálů konfigurovatelných jako číslicové vstupy nebo výstupy		ano
93	- možnost přepínání mezi úrovněmi vstupních a výstupních napětí mezi TTL úrovněmi a úrovněmi používanými v automobilovém průmyslu (12, 24, 36 a 48 V)		ano
94	- možnost seskupovat vstupy a výstupy do skupin pro řízení a monitorování PWM		ano
95	- konfigurovatelnost na PFM vstupy a výstupy		ano
96	- zatížitelnost výstupu 120 mA nebo víc		ano
97	- zatížitelnost skupiny výstupů 1.5 A nebo víc		ano
98	- software pro konfiguraci		ano
99	Kanály pro CAN/CAN FD		ano
100	- 4 kanály nebo víc		ano
101	- volitelný datový tok do – pro CAN		ano
102	- volitelný datový tok do – pro CAN FD		ano
103	- volitelný fault tolerant CAN		ano
104	- sw konfigurovatelné ukončení odporem použitelné pro high-speed CAN a fault-tolerant CAN		ano
105	- podpora automotive módů wake-up a sleep		ano
106	Kanály pro LIN (LIN2.0)		ano
107	- 4 kanály nebo víc		ano

číslo řádku	Popis parametru	Požadovaná hodnota	Nabídka dodavatele
108	- podpora LIN standardů 1.3, 2.0, 2.1, 2.2		ano
109	- volitelný datový tok do 20 kBd nebo víc		ano
110	- ochrana proti proudovému přetížení		ano
111	- sw konfigurovatelné ukončení odporem		ano
112	Nástroje pro měření, kalibraci, bypass a programování paměti FLASH u ECU		ano
113	- hardware pro měření, kalibraci, bypass a programování paměti FLASH přes debugovací rozhraní		ano
114	- galvanicky oddělený zdroj napájení s kabelem 3 m nebo delším		ano
115	- podpora procesoru MPC55xx, MPC56xx přes JTAG/Nexus		ano
116	- podpora procesoru AURIX přes JTAG		ano
117	- podpora procesoru AURIX přes DAP/DAP2		ano
118	- podpora standardizovaného Ethernetového rozhraní XCP		ano
119	- možnost komunikovat na rychlostech XCP 100 Mbit/s, 1 Gbit/s		ano
120	- umístění v odolné krabici pro použití mimo laboratoře		ano
121	- ochrana proti přepólování do -30 V nebo víc		ano
122	- vhodný Ethernetový kabel 5m nebo delší		ano
123	- sw pro CCP		ano
124	- sw pro XCP on CAN, on Ethernet		ano
125	- sw pro spouštění diagnostických služeb		ano
126	- sw pro čtení a vyčištění chybové paměti ECU		ano
127	- sw pro programování (FLASH) přes diagnostické rozhraní		ano
128	- sw pro tvorbu .a2l souborů ve standardu ASAM MCD-2 MC (editace, modifikace, import, export)		ano
129	-- možnost obnovit adresy proměnných z nového .map souboru z grafického prostředí i z příkazové řádky		ano
130	- sw nástroj pro programování procesorů pomocí XCP na CAN, nebo XCP na Ethernetu		ano
131	FPGA propojené s procesorovou jednotkou/procesorovým modulem pro programování rychlých bloků – jsou požadovány dvě FPGA, každé s uvedenou specifikací		ano
132	- počet systémových logických jednotek 400000 nebo víc		ano
133	- počet DSP řezů 1600 nebo víc		ano
134	- distribuovaná RAM 5900 kbit nebo větší		ano
135	- bloková paměť RAM 19000 kbit nebo větší		ano
136	- pracovní frekvence 120 MHz nebo větší		ano
137	- rychlé komunikační rozhraní s procesorovou jednotkou		ano
138	- multi gigabit transievers 4 nebo víc		ano
139	Každé FPGA musí mít současně přístup k:		ano
140	Analogové vstupy AI FPGA		ano
141	- 14 AI nebo více		ano
142	- rozlišení 14 bitů nebo jemnější		ano
143	- rychlost vzorkování 4 MSPS nebo rychlejší		ano
144	Analogové výstupy AO FPGA		ano
145	- 14 AO nebo více		ano
146	- rozlišení 14 bitů nebo víc		ano
147	- obnovovací rychlost 7 MSPS nebo rychlejší		ano
148	- rozsah výstupního napětí mezi ± 9 V až ±12 V		ano
149	Číslicové vstupy a výstupy DIO FPGA		ano
150	- 60 DIO nebo víc		ano
151	- maximální vstupní napětí 15 V nebo větší		ano
152	- nastavitelná přepínací úroveň pro každý kanál v rozsahu 1 – 7 V nebo širší		ano
153	- výstupní napětí s přepínatelným rozsahem 3.3 V nebo 5 V		ano
154	- volitelný vstupní rozsah ±5 V nebo ±30 V na každém vstupu zvlášť		ano
155	- počet kanálů rozšířených o RS232/RS485 transievery 15 nebo víc		ano
156	- dosažitelná rychlost RS232 kanálů 200 kBaud nebo víc		ano
157	- dosažitelná rychlost RS485 kanálů 15 MBaud nebo víc		ano
158	Software		ano
159	Software pro vizualizaci a ladění		ano
160	- možnost vizualizovat a měnit proměnné v běžícím programu		ano
161	- snadná tvorba a správa projektů		ano
162	- snadná tvorba stránek zobrazení s využitím drag and drop vkládání přístrojů z přehledného seznamu		ano
163	- možnost propojení proměnných s přístroji		ano
164	- grafické nastavování vzhledu a vlastností přístrojů		ano
165	- možnost nastavit obnovovací periodu jednotlivých proměnných		ano
166	- podpora grafického zobrazení dat		ano

číslo řádku	Popis parametru	Požadovaná hodnota	Nabídka dodavatele
167	- vykreslování v xy souřadnicích		ano
168	- indexové grafy (ukazují hodnotu v závislosti na indexu události)		ano
169	- vykreslování časových průběhů		ano
170	- vykreslování několika průběhů do jednoho grafu		ano
171	- y osa společná nebo oddělená		ano
172	- možnost označkovat zajímavé události		ano
173	- časové kurzory s analýzou dat		ano
174	- snadné zoomování pomocí myši/klávesnice		ano
175	- použití triggerů		ano
176	- synchronizace časových intervalů přes několik grafů		ano
177	- ukládání vybraných signálů do souboru s možností redukce dat		ano
178	- automatický výpočet maxima, minima, střední hodnoty, střední směrodatné odchylky na zobrazeném časovém intervalu		ano
179	- možnost vykreslovat 3D grafy, s možností zvolit způsob interpolace, snadná výměna dat s MS Excel, možnost zobrazovat n-rozměrné tabulky		ano
180	- možnost vkládat www stránky do stránek zobrazení		ano
181	- možnost vkládat pdf soubory do stránek zobrazení		ano
182	- možnost vkládání mapových podkladů		ano
183	- možnost vkládání zvukových stop a jejich přehrávání v závislosti na vybraných parametrech		ano
184	- možnost rozšíření funkcionality přístrojů pomocí skriptovacího jazyka, například Python		ano
185	- možnost synchronizace měření dat u připojených zařízení		ano
186	- ASAM MDF 4.1 podpora pro vstup a výstup měřených dat		ano
187	- kompatibilita s ASAM standardy MDF, XCP, CCP, ODX, ASAP2		ano
188	- vestavěná možnost automatizace experimentů ve standardu ASAM MCD-3, vzdálené řízení		ano
189	- monitorování a logování CAN a CAN FD		ano
190	- přístroje pro zobrazení přijatých zpráv, rámců a PDU u sběrnic CAN, CAN FD a LIN		ano
191	- přehrární logovaných zpráv CAN, CAN FD a LIN		ano
192	- konfigurace a trigrování vysílaných zpráv CAN, CAN FD a LIN		ano
193	- analýza sběrnic (vytížení, počet rámců, statistiky) pro CAN a CAN FD		ano
194	- výpočet statistik na LIN sběrnici		ano
195	- podpora časového kurzoru v přijatých datech		ano
196	- podpora pro ASAM XIL API pro možnost připojení testovacích nástrojů třetích stran		ano
197	- podpora pro grafické vytváření průběhů stimulačních signálů		ano
198	- možnost přehrávání zaznamenaných průběhů jako stimulačních signálů		ano
199	- nezávislé pouštění několika stimulačních signálů souběžně		ano
200	- použití stimulačních signálů ve formátu standardizovaném ASAM - .sti, .stz		ano
201	- možnost provádět ve stejném prostředí kalibraci a monitoring programů v procesorech MPC55xx, MPC56xx a AURIX		ano
202	Software pro konfiguraci hardware		ano
203	- správa na úrovni projektu		ano
204	- grafická konfigurace aplikací pro reálný čas		ano
205	- možnost současného ovládání až 250 vstupů výstupů (nebo více)		ano
206	- konfigurace vícejádrového systému		ano
207	- možnost rozdělení běhu složitých modelů mezi procesorovými jádry v prostředí dodaného software		ano
208	- možnost rozdělení běhu mezi procesorovými jádry na úrovni MATLAB Simulink, včetně vygenerování komunikačních propojení mezi jádry		ano
209	- import souborů z MATLAB Simulink		ano
210	- možnost vkládat FMU, předkompilovaná FMU		ano
211	- možnost vkládat kód vygenerovaný v jazyce C		ano
212	- možnost tvorby knihoven z vkládaných částí (použití v jiných projektech, zneviditelnění zdrojového kódu pro ochranu IP)		ano
213	- možnost vytvoření projektu přímo z modelu v Simulinku		ano
214	- možnost spuštění kompilace z modelu v Simulinku		ano
215	- změna nastavení v konfiguračním software se promítne i do schématu v Simulinku		ano
216	- správa propojení pinů v Simulinku s konkrétními hardwarovými vstupy a výstupy		ano
217	- možnost definovat funkci a vlastnosti hw vstupů a výstupů		ano
218	- vygenerování přehledné dokumentace popisující fyzické propojení vstupů a výstupů s externími zařízeními		ano
219	- provedení celého procesu sestavení výsledné aplikace (i z vložených Simulinkových schémat)		ano
220	- možnost konfigurace CAN a CAN FD sítí		ano
221	- možnost konfigurace LIN sítí		ano
222	- možnost práce s několika komunikačními maticemi v rámci jedné konfigurace		ano

číslo řádku	Popis parametru	Požadovaná hodnota	Nabídka dodavatele
223	- podpora pro gateways, inspekční a manipulační funkce sběrnic LIN, CAN a CAN FD		ano
224	SW podpora rychlého testování CAN komunikace		ano
225	- podpora CAN FD		ano
226	- simulace chyb		ano
227	- detekce chyb		ano
228	- inicializace a konfigurace sítě		ano
229	- možnost importu databázových konfigurací (DBC, FIBEX, AUTOSAR)		ano
230	- podpora „partial networking“		ano
231	- monitorování provozu sítě a třídění zpráv podle různých kritérií		ano
232	- podpora gateway pro propojení dvou CAN sítí (jednostranně i oboustranně)		ano
233	- možnost značkování dat (čas odeslání, čas přijetí, komunikační zpoždění)		ano
234	- změna CAN zpráv za běhu sítě		ano
235	- podpora J1939 (DBC, AC, BAM, RTS, CTS)		ano
236	- možnost současného použití několika databázových souborů v jednom modelu		ano
237	- možnost tvorby konfigurace CAN a CAN FD sítí na úrovni Simulinku		ano
238	SW nástroj pro podporu tvorby LIN sítí		ano
239	- softwarový nástroj pro konfiguraci modelů s LIN sítěmi		ano
240	- správa rozsáhlých sítí		ano
241	- správa nepodmíněných a event.-triggered LIN rámců		ano
242	- možnost načítání LDF, DBC, FIBEX a ARXML		ano
243	- správa sítě na úrovni uzlů, rámců, událostí na sběrnici, slave-master úloh.		ano
244	- možnost tvorby konfigurace LIN sítí na úrovni Simulinku		ano
245	SW pro propojení procesorové jednotky – FPGA model – I/O FPGA – požadavek na současné a nezávislé využití v procesorové jednotce a procesorovém modulu		ano
246	- integrace FPGA modelu v FPGA		ano
247	- konfigurace vstupů a výstupů		ano
248	- propojení FPGA modelu s programem běžícím v procesorové jednotce		ano
249	- možnost vyvolání přerušovací rutiny v procesorové jednotce spouštěné z modelu v FPGA		ano
250	- registry, skupiny registrů a buffery pro realizaci propojení procesorové jednotky - FPGA		ano
251	- sledování hodnot v registrech a změna konstant v sw pro vizualizaci a ladění v reálném čase		ano
252	- možnost použít ručně psaný kód ve VHDL nebo Verilogu		ano
253	Softwarová podpora rychlé tvorby FPGA modelů		ano
254	- zpracování signálů z enkodéru (TTL a sinusový)		ano
255	- zpracování signálů z halových snímačů		ano
256	- zpracování signálů z resolveru		ano
257	- připojení EnDat 2.1		ano
258	- SSI a SPI rozhraní pro připojení snímačů		ano
259	- příklady regulátorů pro různé druhy střídavých motorů		ano
260	- generování PWM signálů (1f a 3f)		ano
261	- osciloskop pro synchronní sledování signálů z FPGA do procesoru - 8 kanálů nebo více		ano
262	- měření PWM signálů (1f a 3f)		ano
263	- inteligentní Look-up tabulky (1D, 2D a 3D)		ano
264	Software pro programování FPGA		ano
265	- umožní integraci všech modelů a funkcionalit FPGA popsaných výše		ano
266	- umožní integraci nových modelů vytvořených ve Verilog nebo VHDL		ano
267	- síťová licence umožňující využívat software na různých počítačích		ano